МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное бюджетное образовательное учреждение
высшего профессионального образования
«ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ» (ТУСУР)

УТВЕРЖДАЮ
Проректор по учебной работе
_____ **П.Е. Троян**
«15» 06 2016 г.

РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ

ПРОГРАММИРОВАНИЕ ЛОГИЧЕСКИХ ИНТЕГРАЛЬНЫХ СХЕМ

(наименование учебной дисциплины)

Уровень основной образовательной программы БАКАЛАВРИАТ
(бакалавриат, магистратура, специалитет)

Направление 11.03.01 «РАДИОТЕХНИКА»
(номер уровень, полное наименование направления подготовки (специальности))

Профиль РАДИОТЕХНИЧЕСКИЕ СРЕДСТВА ПЕРЕДАЧИ, ПРИЕМА И ОБРАБОТКИ СИГНАЛОВ
(полное наименование профиля направления подготовки (специальности) из ПООП)

Форма обучения ОЧНАЯ
(очная, очно-заочная (вечерняя), заочная)

Факультет РТФ (РАДИОТЕХНИЧЕСКИЙ)
(сокращенное и полное наименование факультета)

Кафедра РАДИОЭЛЕКТРОНИКИ И ЗАЩИТЫ ИНФОРМАЦИИ (РЗИ)
(сокращенное и полное наименование кафедры)

Курс 3 **Семестр** 6

Учебный план набора 2013 - 2015 **года.**

Распределение рабочего времени:

№	Виды учебной работы	Семестр 6	Единицы
1.	Лекции	36	часов
2.	Лабораторные работы	32	часов
3.	Практические занятия	40	часов
4.	Курсовой проект/работа (КРС) (аудиторная)	-	часов
5.	Всего аудиторных занятий (Сумма 1-4)	108	часов
6.	Из них в интерактивной форме	23	часов
7.	Самостоятельная работа студентов (СРС)	36	часов
8.	Всего (без экзамена) (Сумма 5,7)	144	часов
9.	Самост. работа на подготовку, сдачу экзамена	36	часов
10.	Общая трудоемкость (Сумма 8,9)	180	часов
	(в зачетных единицах)	5	ЗЕТ

Зачет _____ **семестр** **Диф. зачет** _____ **семестр**

Экзамен 6 **семестр**

Томск 2016

Согласована на портале № 8898

Рассмотрена и одобрена на заседании кафедры
протокол № 6 от «19» 1 2017 г.

Лист согласований

Рабочая программа составлена с учетом требований Федерального Государственного образовательного стандарта высшего профессионального образования (ФГОС ВПО) по направлению подготовки (специальности) «**Радиотехника»**, утвержденного 6 марта 2015 г. Регистрационный номер 179, рассмотрена и утверждена на заседании кафедры «28» 4 2016 г., протокол № 8.

Разработчики:
Доцент каф. ТОР _____ (подпись) А.А. Гельцер

Ассистент каф. ТОР _____ (подпись) А.Ю. Абраменко

Рабочая программа согласована с факультетом, профилирующей и выпускающей кафедрами направления подготовки (специальности).

Декан РТФ _____ (подпись) К.Ю. Попова

Зав. профилирующей кафедрой ТОР (название кафедры) _____ (подпись) А.Я. Демидов (Ф.И.О.)

Зав. выпускающей кафедрой РЗИ (название кафедры) _____ (подпись) А.С. Задорин (Ф.И.О.)

Эксперты:
доцент каф. ТОР (место работы, занимаемая должность) _____ (подпись) К.Ю. Попова (Ф.И.О.)

доцент каф. ТОР (место работы, занимаемая должность) _____ (подпись) С.И. Богомолов (Ф.И.О.)

Согласована на портале № 8898

1. Цели и задачи дисциплины:

Целью преподавания дисциплины «Программирование логических интегральных схем» (ПЛИС) является изучение архитектуры и схемотехники современных программируемых логических интегральных схем, принципов проектирования цифровых схем с использованием ПЛИС, методов и средств отладки таких схем, языка проектирования цифровых устройств Verilog HDL.

Задачами данной дисциплины является приобретение студентами:

- знаний в области проектирования цифровых схем с использованием ПЛИС;
- умения проектировать телекоммуникационные системы на ПЛИС с использованием языка описания цифровых устройств Verilog HDL;
- владения практических навыков в области разработки и отладки описаний цифровых устройств на языке Verilog HDL на основе программного обеспечения зарубежных фирм н отладочных модулей с использованием ПЛИС.

Студенты должны уметь ориентироваться в выборе типа ПЛИС для реализации того или иного цифрового устройства в зависимости от его сложности, требуемой тактовой частоты, рабочей температуры и потребляемой мощности, реализовать алгоритм работы проектируемого устройства в виде синтезируемого описания на языке Verilog HDL. Предполагается также освоение разработки простейших цифровых блоков для реализации на ПЛИС. Значительное внимание уделяется современным тенденциям в области разработки цифровых устройств с использованием ПЛИС и заказных схем, а также разработки цифровых блоков для интегральных схем типа «система на кристалле».

2. Место дисциплины в структуре ОПОП: ПЛИС является дисциплиной по выбору вариативной части профессионального цикла подготовки бакалавров Б1.В.ДВ.8.1 по направлению 11.03.01 – «Радиотехника». ПЛИС требует знания дисциплин «Цифровая обработка сигналов», «Цифровые устройства и микропроцессоры» и «Схемотехника аналоговых электронных устройств». Знание «Программирования логических интегральных схем» необходимо для изучения дисциплин «Проектирование радиотехнических систем» и «Проектирование устройств приема и обработки сигналов».

3. Требования к результатам освоения дисциплины:

Изучение рассматриваемой дисциплины направлено на формирование у студентов следующих профессиональных компетенций:

- способностью выполнять математическое моделирование объектов и процессов по типовым методикам, в том числе с использованием стандартных пакетов прикладных программ (ПК-1);
- способностью разрабатывать проектную и техническую документацию, оформлять законченные проектно-конструкторские работы (ПК-7);

В результате изучения дисциплины студент должен:

знать: пакеты прикладных программ и принципы математического моделирования объектов и процессов цифровых устройств с использованием языка программирования Verilog HDL; основные алгоритмы и устройства цифровой обработки сигналов; требования и правила оформления проектной и технической документации, а также исходного кода Verilog HDL;

уметь: проводить анализ работы логических устройств; синтезировать с использованием современной микроэлектронной элементной базы цифровые устройства; представлять результаты работы и исследований в виде научно-технических статей и отчётов;

владеть: методами компьютерного моделирования физических процессов при передаче информации; теоретическими и экспериментальными методами исследования с целью освоения новых перспективных технологий обработки цифровых сигналов; средствами разработки и оформления различной проектной и технической документации.

Согласована на портале № 8898

4. Объем дисциплины и виды учебной работы

Общая трудоемкость дисциплины составляет 5 ЗЕТ (180 часов).

Вид учебной работы	Всего часов	Семестры
		6
Аудиторные занятия (всего)	108	108
В том числе:	-	-
Лекции	36	36
Лабораторные работы (ЛР)	32	32
Практические занятия	40	40
Самостоятельная работа (всего)	36	36
В том числе:	-	-
Подготовка к практическим занятиям и контрольным работам. Решение домашних задач.	14	14
Подготовка к лабораторным работам и выполнение отчетов.	10	10
Изучение литературы, программ, проведение расчетов.	12	12
Самостоятельная работа на подготовку, сдачу экзамена	36	36
Общая трудоемкость час	180	180
Зачетные Единицы Трудоемкости	5	5

5. Содержание дисциплины

5.1 Разделы дисциплин и виды занятий

№ п/п	Наименование раздела дисциплины	Лекции	Лаборат. занятия	Практич. занятия.	Курсовой П/Р (КРС)	Самост. раб. студента	Всего час. (без экзам)	Формируемые компетенции (ПК)
1.	Общие сведения об интегральных схемах с программируемой структурой (ИСПС).	2	2	4		4	12	ПК-1, ПК-7
2.	Методология и маршрут проектирования на ПЛИС.	6	2	8		6	22	ПК-1, ПК-7
3	Структура САПР для проектирования на ПЛИС.	6	4			4	14	ПК-1, ПК-7
4	Языки описания цифровых устройств (Hardware Description Languages - HDL).	8	8	12		8	38	ПК-1, ПК-7
5	Язык описания цифровых устройств VHDL.	2				2	4	ПК-1, ПК-7
6	Функциональная верификация HDL-описаний.	4	6	8		4	20	ПК-1, ПК-7
7	Синтезируемость HDL-описаний.	4	4	4		4	16	ПК-1, ПК-7
8	Архитектура и схемотехника ПЛИС.	4	6	4		4	18	ПК-1, ПК-7
Итого:		**36**	**32**	**40**		**36**	**144**	

Согласована на портале № 8898

5.2 Содержание разделов дисциплины (по лекциям)

Наименование раздела дисциплины	Содержание раздела	Трудо-емкость (час.)	формируемые компетенции (ОК, ПК)
Раздел 1 Общие сведения об интегральных схемах с программируемой структурой (ИСПС).	Общие сведения об интегральных схемах с программируемой структурой (ИСПС). Классификация цифровых микросхем.	2	ПК-1
Раздел 2 Методология и маршрут проектирования на ПЛИС.	Методология и маршрут проектирования на ПЛИС. Основные этапы проектирования цифровых устройств на ПЛИС.	6	ПК-1
Раздел 3 Структура САПР для проектирования на ПЛИС.	Структура САПР для проектирования на ПЛИС. Обзор программных средств для проектирования на ПЛИС.	6	ПК-1
Раздел 4 Языки описания цифровых устройств (Hardware Description Languages - HDL).	Языки описания цифровых устройств (Hardware Description Languages - HDL). Язык Verilog. Синтаксис языка Verilog. Реализация элементарных цифровых устройств на языке Verilog.	8	ПК-1
Раздел 5 Язык описания цифровых устройств VHDL.	Язык описания цифровых устройств VHDL.	2	ПК-1
Раздел 6 Функциональная верификация HDL-описаний.	Функциональная верификация HDL-описаний. Инструмент моделирования ModelSim. Инструмент SignalTap.	4	ПК-1
Раздел 7 Синтезируемость HDL-описаний.	Синтезируемость HDL-описаний.	4	ПК-1
Раздел 8 Архитектура и схемотехника ПЛИС.	Архитектура и схемотехника ПЛИС. Системы с использованием ПЛИС.	4	ПК-1

5.3 Разделы дисциплины и междисциплинарные связи с обеспечивающими (предыдущими) и обеспечиваемыми (последующими) дисциплинами

№ п/п	Наименование обеспечивающих (предыдущих) и обеспечиваемых (последующих) дисциплин	**№ разделов данной дисциплины** для которых необходимо изучение обеспечивающих (предыдущих) и обеспечиваемых (последующих) дисциплин							
		1	2	3	4	5	6	7	8
Предшествующие дисциплины									
1.	Цифровая обработка сигналов	+		+					
2	Цифровые устройства и микропроцессоры		+				+	+	
3	Схемотехника аналоговых электронных устройств								+
Последующие дисциплины									
1	Проектирование радиотехнических систем	+	+						+
2	Проектирование устройств приема и обработки сигналов		+	+					+

Согласована на портале № 8898

5.4 Соответствие компетенций, формируемых при изучении дисциплины, и видов занятий

Перечень компетенций	Виды занятий					Формы контроля
	Л	Пр	Лаб	КР/ КП	СРС	
ПК-1	+	+	+		+	Защита лабораторной работы, оценка за индивидуальное задание, входные опросы, конспект лекций, оценка за контрольную работу.
ПК-7		+	+		+	Оценка за индивидуальное задание, защита лабораторной работы, входные опросы.

Л – лекция, Пр – практические и семинарские занятия, Лаб – лабораторные работы, КР/КП – курсовая работа/проект, СРС – самостоятельная работа студента

6. Методы и формы организации обучения

Для успешного освоения дисциплины применяются различные образовательные технологии, которые обеспечивают достижение планируемых результатов обучения согласно основной образовательной программе, с учетом требований к объему занятий в интерактивной форме.

Формы / Методы	Лекции (час)	Практические/ семинарские занятия (час)	Лабораторные работы	Всего
Мозговой штурм	2			2
Мини-лекция	2			2
Презентации с использованием различных вспомогательных средств с обсуждением	4			4
Разминка		3		3
Дискуссия		3		3
Кейс-метод		2		2
Работа в малых группах			7	7
Итого интерактивных занятий	8	8	7	23

«Мозговая атака», «мозговой штурм» – это метод, при котором принимается любой ответ обучающегося на заданный вопрос. Важно не давать оценку высказываемым точкам зрения сразу, а принимать все и записывать мнение каждого на доске или листе бумаги. Участники должны знать, что от них не требуется обоснований или объяснений ответов. «Мозговой штурм» – это простой способ генерирования идей для разрешения проблемы. Во время мозгового штурма участники свободно обмениваются идеями по мере их возникновения, таким образом, что каждый может развивать чужие идеи.

Мини-лекция является одной из эффективных форм преподнесения теоретического материала. Перед объявлением какой-либо информации преподаватель спрашивает, что знают об этом студенты. После предоставления какого-либо утверждения преподаватель предлагает обсудить отношение студентов к этому вопросу.

К интерактивным методам относятся **презентации с использованием различных вспомогательных средств**: доски, книг, видео, слайдов, компьютеров и т.п. Интерактивность обеспечивается процессом последующего обсуждения.

Разминка способствует развитию коммуникативных навыков (общению). Она должна быть уместна по содержанию, форме деятельности и продолжительности. Вопросы для разминки не должны быть ориентированы на прямой ответ, а предполагают логическую цепочку из полученных знаний, т.е. конструирование нового знания.

Дискуссия – одна из важнейших форм коммуникации, плодотворный метод решения спорных вопросов и вместе с тем своеобразный способ познания. Дискуссия предусматривает обсуждение

Согласована на портале № 8898

какого-либо вопроса или группы связанных вопросов компетентными лицами с намерением достичь взаимоприемлемого решения. Дискуссия является разновидностью спора, близка к полемике, и представляет собой серию утверждений, по очереди высказываемых участниками.

Кейс-метод (метод анализа конкретных ситуаций) – это техника обучения, использующая описание реальных ситуаций и решения ситуационных задач: стандартных, критических, экстремальных. Метод способствует активизации обучающихся, стимулированию их успеха, подчеркиванию достижений участников. Обучающихся просят проанализировать конкретную ситуацию, разобраться в сути проблем, предложить возможные варианты решения и выбрать лучший из них.

Работа в малых группах – это одна из самых популярных стратегий, так как она дает всем обучающимся возможность участвовать в работе, практиковать навыки сотрудничества, межличностного общения (в частности, умение активно слушать, вырабатывать общее мнение, разрешать возникающие разногласия).

7. Лабораторный практикум

Для всех лабораторных работ предполагается форма отчетности в виде рабочей тетради студента или отчета, оформленного в соответствии с ГОСТ.

№ раздела дисципли-ны	Наименование лабораторных работ	Трудо-емкость (час.)	Форма контроля, формируемая компетенция
1,2	Создание проекта в Quartus II. Логические схемы.	4	ПК-1, ПК-7
3,4	Счетчики и делители частоты.	4	ПК-1, ПК-7
3,4	Широтно-импульсная модуляция.	4	ПК-1, ПК-7
4,6	Машины конечных состояний (FSM).	4	ПК-1, ПК-7
8	Аналого-цифровой преобразователь.	4	ПК-1, ПК-7
4,6	Фильтр с конечной импульсной характеристикой.	4	ПК-1, ПК-7
6	Интерфейс SPI.	4	ПК-1, ПК-7
8,7	Акселерометр.	4	ПК-1, ПК-7
ИТОГО:		32	

8. Практические занятия (семинары)

№ раздела дисципли-ны	Тематика практических занятий (семинаров)	Трудо-емкость (час.)	Формируемая компетенция
1,2	Введение в ПЛИС	4	ПК-1, ПК-7
1,2	Цифровые логические схемы.	6	ПК-1, ПК-7
4	Основные элементы и функции языка Verilog	6	ПК-1, ПК-7
4,2	Операции с триггерами на языке Verilog	6	ПК-1, ПК-7
4	Мультиплексор, демультиплексор, дешифратор.	6	ПК-1, ПК-7
4,7	Сдвиговые регистры	6	ПК-1, ПК-7
6,8	Инструмент моделирования Modelsim. Написание тестбенчей.	6	ПК-1, ПК-7
Итого:		40	

Согласована на портале № 8898

9. Самостоятельная работа

№ п/п	№ раздела дисциплины из табл. 5.1	Виды самостоятельной работы *(детализация)*	Трудо-емкость (час.)	Компетен-ции ПК	Контроль выполнения работы (Опрос, тест, дом.задание, и т.д)
1	1	Проработка теоретического материала по теме, подготовка к практическим занятиям, подготовка к лабораторным работам, оформление отчета	4	ПК-1, ПК-7	Устный опрос, проверка домашнего задания, отчет по лабораторной работе
2	2	Проработка теоретического материала по теме, подготовка к практическим занятиям, подготовка к лабораторным работам, оформление отчета	6	ПК-1, ПК-7	Устный опрос, проверка домашнего задания, отчет по лабораторной работе
3	3	Проработка теоретического материала по теме, подготовка к лабораторным работам, оформление отчета	4	ПК-1, ПК-7	Устный опрос, отчет по лабораторной работе
4	4	Проработка теоретического материала по теме, подготовка к контрольной работе, подготовка к практическим занятиям, подготовка к лабораторным работам, оформление отчета	8	ПК-1, ПК-7	Устный опрос, проверка домашнего задания, отчет по лабораторной работе
5	5	Проработка теоретического материала по теме	2	ПК-7	Устный опрос
6	6	Проработка теоретического материала по теме, подготовка к практическим занятиям, подготовка к лабораторным работам, оформление отчета	4	ПК-1, ПК-7	Устный опрос, проверка домашнего задания, отчет по лабораторной работе
7	7	Проработка теоретического материала по теме, подготовка к практическим занятиям, подготовка к лабораторным работам, оформление отчета	4	ПК-1, ПК-7	Устный опрос, проверка домашнего задания, отчет по лабораторной работе
8	8	Проработка теоретического материала по теме, подготовка к практическим занятиям, подготовка к лабораторным работам, оформление отчета	4	ПК-1, ПК-7	Устный опрос, проверка домашнего задания, отчет по лабораторной работе
9		Подготовка и сдача экзамена	36		Оценка на экзамене
10		Итого	72 (36+36)		

10. Примерная тематика курсовых проектов (работ)

Курсовая работа не предусмотрена.

11. Рейтинговая система для оценки успеваемости студентов

Контроль освоения дисциплины осуществляется путем применения рейтинговой системы оценки успеваемости.

Итоговый контроль осуществляется на экзамене.

Таблица 11.1 Распределения баллов при изучении дисциплины

Элементы учебной деятельности	**Максимальный балл на 1-ую КТ с начала семестра**	**Максимальный балл за период между 1 КТ и 2 КТ**	**Максимальный балл за период между 2КТ и на конец семестра**	**Всего за семестр**
Посещение занятий	4	4	2	10
Контрольная работа	—	15	—	15
Решение домашних задач	4	4	2	10
Выполнение и защита лабораторных работ	10	10	5	25
Компонент своевременности	4	4	2	10
***Итого максимум за период*:**	22	37	11	70
Сдача экзамена (максимум)	—	—	—	30
Нарастающим итогом	22	59	70	100

Согласована на портале № 8898

Контрольная работа: Синтез цифровых устройств в Quartus по заданным схемам.

Таблица 11.2 Пересчет баллов в оценки за контрольные точки

Баллы на дату контрольной точки	**Оценка**
≥ 90 % от максимальной суммы баллов на дату КТ	5
От 70% до 89% от максимальной суммы баллов на дату КТ	4
От 60% до 69% от максимальной суммы баллов на дату КТ	3
< 60 % от максимальной суммы баллов на дату КТ	2

Таблица 11.3 Пересчет суммы баллов в традиционную и международную оценку

Оценка (ГОС)	**Итоговая сумма баллов, учитывает успешно сданный экзамен**	**Оценка (ECTS)**
5 (отлично) (зачтено)	**90 - 100**	A (отлично)
4 (хорошо) (зачтено)	**85 – 89**	B (очень хорошо)
	75 – 84	C (хорошо)
	70 - 74	D (удовлетворительно)
3 (удовлетворительно) (зачтено)	**65 – 69**	
	60 - 64	E (посредственно)
2 (неудовлетворительно), (не зачтено)	**Ниже 60 баллов**	F (неудовлетворительно)

12. Учебно-методическое и информационное обеспечение дисциплины:

12.1 Основная литература

1) Стешенко В.Б. ПЛИС фирмы Altera: элементная база, система проектирования и языки описания аппаратуры. - М.: ДМК Пресс, 2010. - 573 с. [Электронный ресурс], Режим доступа: http://e.lanbook.com/book/60976.

12.2 Дополнительная литература

1) Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы XILINX® / В. Ю. Зотов. - М.: Горячая линия-Телеком, 2006. - 519[1] с. [41 экз.].

2) Цифровая схемотехника: Учебное пособие для вузов / Е. П. Угрюмов. - 2-е изд., перераб. и доп. - СПб.: БХВ-Петербург, 2004. - 782[6] с. [20 экз.].

12.3 Учебно-методические пособия и программное обеспечение

1) Программирование логических интегральных схем: Методические указания к лабораторным работам / Крюков Я. В., Эрдынеев Ж. Т., Покаместов Д. А. – 2014, 51 с. [Электронный ресурс], Режим доступа: http://edu.tusur.ru/training/publications/3898.

2) Программирование логических интегральных схем: Методические указания по проведению практических занятий и организации самостоятельной работы / Покаместов Д. А., Крюков Я. В., Эрдынеев Ж. Т. – 2014, 77 с. [Электронный ресурс], Режим доступа: http://edu.tusur.ru/training/publications/3901.

3) Методические указания к лабораторной работе No8 «Цифровой акселерометр»: Учебно-методическое пособие по дисциплине «Программирование логических интегральных схем» / Абраменко А. Ю., Евсеев А. А. – 2016, 9 с. [Электронный ресурс], Режим доступа: https://edu.tusur.ru/training/publications/6052

Согласована на портале № 8898

Для обеспечения дисциплины используются следующее программное обеспечение:

1) Altera Quartus II или Quartus Prime
2) ModelSim
3) MatLab или Scilab

13. Материально-техническое обеспечение дисциплины:

Аудитории 309, 314а, 314б и 318 кафедры ТОР оснащены персональными компьютерами и необходимым программным обеспечением для проведения лабораторных работ и практических занятий, имеются отладочные платы DE0-NANO на базе ПЛИС Cyclone IV.

14. Методические рекомендации по организации изучения дисциплины (по усмотрению разработчика программы).

Согласована на портале № 8898

Приложение к рабочей программе

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное бюджетное образовательное учреждение
высшего профессионального образования
«ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ» (ТУСУР)

УТВЕРЖДАЮ
Проректор по учебной работе

_____ **П. Е. Троян**
«___» _____ 2016 г.

ФОНД ОЦЕНОЧНЫХ СРЕДСТВ ПО УЧЕБНОЙ ДИСЦИПЛИНЕ

ПРОГРАММИРОВАНИЕ ЛОГИЧЕСКИХ ИНТЕГРАЛЬНЫХ СХЕМ
(наименование учебной дисциплины)

Уровень основной образовательной программы БАКАЛАВРИАТ
(бакалавриат, магистратура, специалитет)

Направление 11.03.01 «РАДИОТЕХНИКА»
(номер уровень, полное наименование направления подготовки (специальности))

Профиль РАДИОТЕХНИЧЕСКИЕ СРЕДСТВА ПЕРЕДАЧИ, ПРИЕМА И ОБРАБОТКИ СИГНАЛОВ
(полное наименование профиля направления подготовки (специальности) из ПООП)

Форма обучения ОЧНАЯ
(очная, очно-заочная (вечерняя), заочная)

Факультет РТФ (РАДИОТЕХНИЧЕСКИЙ)
(сокращенное и полное наименование факультета)

Кафедра РАДИОЭЛЕКТРОНИКИ И ЗАЩИТЫ ИНФОРМАЦИИ (РЗИ)
(сокращенное и полное наименование кафедры)

Курс 3 **Семестр** 6

Учебный план набора 2013 - 2015 **года.**

Зачет _____ **семестр** **Диф. зачет** _____ **семестр**

Экзамен 6 **семестр**

Разработчик:
Ассистент каф. ТОР, _____ А.Ю. Абраменко
(подпись)

Томск 2016

Согласована на портале № 8898

1. Введение

Фонд оценочных средств (ФОС) является приложением к рабочей программе практики и представляет собой совокупность контрольно-измерительных материалов (типовые задания, тесты и др.) и методов их использования, предназначенных для измерения уровня достижения студентом установленных результатов обучения.

ФОС по практике используется при проведении текущего контроля успеваемости и промежуточной аттестации студентов.

Перечень закрепленных за дисциплиной компетенций приведен в таблице 1.

Таблица 1 – Перечень закрепленных за дисциплиной компетенций

Код	Формулировка компетенции	Этапы формирования компетенции
ПК-1	способностью выполнять математическое моделирование объектов и процессов по типовым методикам, в том числе с использованием стандартных пакетов прикладных программ	*Должен знать:* • пакеты прикладных программ и принципы математического моделирования объектов и процессов цифровых устройств с использованием языка программирования Verilog HDL; • основные алгоритмы и устройства цифровой обработки сигналов; • требования и правила оформления проектной и технической документации, а также исходного кода Verilog HDL; *Должен уметь:* • проводить анализ работы логических устройств; • синтезировать с использованием современной микроэлектронной элементной базы цифровые устройства; • представлять результаты работы и исследований в виде научно-технических статей и отчётов; *Должен владеть:* • методами компьютерного моделирования физических процессов при передаче информации; • теоретическими и экспериментальными методами исследования с целью освоения новых перспективных технологий обработки цифровых сигналов; • средствами разработки и оформления различной проектной и технической документации.
ПК-7	способностью разрабатывать проектную и техническую документацию, оформлять законченные проектно-конструкторские работы	

2. Реализация компетенций

2.1 Компетенция ПК-1

Способностью выполнять математическое моделирование объектов и процессов по типовым методикам, в том числе с использованием стандартных пакетов прикладных программ.

Для формирования компетенции необходимо осуществить ряд этапов. Этапы формирования компетенции, применяемые для этого виды занятий и используемые средства оценивания, представлены в таблице 2.

Таблица 2 – Этапы формирования компетенции и используемые средства оценивания

Состав	Знать	Уметь	Владеть
Содержание этапов	• пакеты прикладных программ и принципы математического моделирования объектов и про-	• проводить анализ работы логических устройств; • синтезировать с использованием совре-	• методами компьютерного моделирования физических процессов при передаче информации; • теоретическими и экспе-

Согласована на портале № 8898

	цессов цифровых устройств с использованием языка программирования Verilog HDL; • основные алгоритмы и устройства цифровой обработки сигналов.	менной микроэлектронной элементной базы цифровые устройства.	риментальными методами исследования с целью освоения новых перспективных технологий обработки цифровых сигналов.
Виды занятий	• лекции; • групповые консультации.	• практические занятия; • лабораторные работы; • самостоятельная работа студента (индивидуальные задания)*.	• практические занятия; • лабораторные работы; • самостоятельная работа студента (индивидуальные задания)*.
Используемые средства оценивания	• конспект.	• контрольная работа; • оформление отчетов и защита лабораторных работ; • защита индивидуальных заданий;	• контрольная работа; • оформление отчетов и защита лабораторных работ; • защита индивидуальных заданий;

*** Самостоятельная работа студента:** Самостоятельное изучение тем. Доклад на конференции. Статья в научно-техническом издании.

Общие характеристики показателей и критериев оценивания компетенции на всех этапах приведены в таблице 3.

Таблица 3 – Общие характеристики показателей и критериев оценивания компетенции по этапам

Показатели и критерии	Знать	Уметь	Владеть
Отлично (высокий уровень)	обладает фактическими и теоретическими знаниями в пределах изучаемой области с пониманием границ применимости	обладает диапазоном практических умений, требуемых для развития творческих решений, абстрагирования проблем	контролирует работу, проводит оценку, совершенствует действия работы
Хорошо (базовый уровень)	знает факты, принципы, процессы, общие понятия в пределах изучаемой области	обладает диапазоном практических умений, требуемых для решения определенных проблем в области исследования	берет ответственность за завершение задач в исследовании, приспосабливает свое поведение к обстоятельствам в решении проблем
Удовлетворительно (пороговый уровень)	обладает базовыми общими знаниями	обладает основными умениями, требуемыми для выполнения простых задач	работает при прямом наблюдении

Формулировка показателей и критериев оценивания компетенции на всех этапах приведена в таблице 4.

Согласована на портале № 8898

Таблица 4 – Показатели и критерии оценивания компетенции на этапах

Показатели и критерии	Знать	Уметь	Владеть
Отлично (высокий уровень)	• обладает теоретическими и практическими знаниями моделирования цифровых устройств и алгоритмов цифровой обработки сигналов с использованием современных пакетов имитационного моделирования и языка Verilog HDL.	• умеет применять полученные теоретические и практические навыки для оптимального синтеза новых перспективных цифровых устройств или алгоритмов цифровой обработки сигналов.	• уверенно владеет современными методами моделирования работы цифровых устройств; • навыками работы с лабораторными макетами аналоговых и цифровых устройств.
Хорошо (базовый уровень)	• обладает знаниями принципов моделирования цифровых устройств на языке Verilog HDL; • может описать процесс работы основных алгоритмов цифровой обработки сигналов.	• умеет моделировать и синтезировать сложные цифровые устройства.	• владеет навыками самостоятельной разработки и моделирования сложных цифровых устройств.
Удовлетворительно (пороговый уровень)	• знает основы языка программирования Verilog HDL; • дает определения основных понятий цифровой обработки сигналов.	• способен моделировать и синтезировать простые цифровые устройства.	• владеет навыками моделирования работы простых цифровых устройств.

2.2 Компетенция ПК-7

Способностью разрабатывать проектную и техническую документацию, оформлять законченные проектно-конструкторские работы.

Для формирования компетенции необходимо осуществить ряд этапов. Этапы формирования компетенции, применяемые для этого виды занятий и используемые средства оценивания, представлены в таблице 5.

Таблица 5 – Этапы формирования компетенции и используемые средства оценивания

Состав	Знать	Уметь	Владеть
Содержание этапов	• требования и правила оформления проектной и технической документации, а также исходного кода Verilog HDL	• представлять результаты работы и исследований в виде научно-технических статей и отчётов	• средствами разработки и оформления различной проектной и технической документации
Виды занятий	• лекции; • групповые консультации.	• лабораторные работы; • самостоятельная работа студента (индивидуальные задания)*.	• лабораторные работы; • самостоятельная работа студента (индивидуальные задания)*.
Используемые средства оцени-	• конспект.	• оформление отчетов и защита лабораторных ра-	• оформление отчетов и защита лабораторных работ;

Согласована на портале № 8898

вания		бот; • защита индивидуальных заданий;	• защита индивидуальных заданий;

*** Самостоятельная работа студента:** Самостоятельное изучение тем. Доклад на конференции. Статья в научно-техническом издании.

Общие характеристики показателей и критериев оценивания компетенции на всех этапах приведены в таблице 6.

Таблица 6 – Общие характеристики показателей и критериев оценивания компетенции по этапам

Показатели и критерии	Знать	Уметь	Владеть
Отлично (высокий уровень)	обладает фактическими и теоретическими знаниями в пределах изучаемой области с пониманием границ применимости	обладает диапазоном практических умений, требуемых для развития творческих решений, абстрагирования проблем	контролирует работу, проводит оценку, совершенствует действия работы
Хорошо (базовый уровень)	знает факты, принципы, процессы, общие понятия в пределах изучаемой области	обладает диапазоном практических умений, требуемых для решения определенных проблем в области исследования	берет ответственность за завершение задач в исследовании, приспосабливает свое поведение к обстоятельствам в решении проблем
Удовлетворительно (пороговый уровень)	обладает базовыми общими знаниями	обладает основными умениями, требуемыми для выполнения простых задач	работает при прямом наблюдении

Формулировка показателей и критериев оценивания компетенции на всех этапах приведена в таблице 7.

Таблица 7 – Показатели и критерии оценивания компетенции на этапах

Показатели и критерии	Знать	Уметь	Владеть
Отлично (высокий уровень)	• требования к оформлению отчётов в соответствии с ГОСТ; • правила оформления исходного кода на языке Verilog HDL;	• грамотно представляет результаты работы и исследований в виде научно-технических статей и отчётов; • может аргументированно доказать правильность представленных результатов;	• уверенно владеет средствами разработки и оформления различной проектной и технической документации.
Хорошо (базовый уровень)	• знает принципы и процесс оформления проектной и технической документации; • понимает основные принципы оформления исходного кода Verilog HDL.	• умеет применять требования к оформлению отчётов и исходного кода; • корректно выражать свои мысли.	• владеет разными способами представления результатов работы; • обладает практическим опытом представления результатов работы.
Удовлетворительно (порого-	• понимает основные принципы оформления научно-технических ста-	• умеет представлять результаты своей работы	• владеет основными способами представления результатов.

Согласована на портале № 8898

вый уровень)	тей и отчётов, разработки проектной и технической документации; • знает основные понятия языка программирования Verilog HDL.		

3. Типовые контрольные задания

Для реализации вышеперечисленных задач обучения используются следующие материалы: типовые контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков и (или) опыта деятельности, характеризующих этапы формирования компетенций в процессе освоения образовательной программы, в составе:

1) Практические занятия:

Темы практических занятий:

Практическое занятие № 1: Введение в ПЛИС.

Практическое занятие № 2: Цифровые логические схемы.

Практическое занятие № 3: Основные элементы и функции языка Verilog.

Практические занятия № 4: Операции с триггерами на языке Verilog.

Практическое занятие № 6: Мультиплексор, демультиплексор, дешифратор.

Практическое занятие № 7: Сдвиговые регистры.

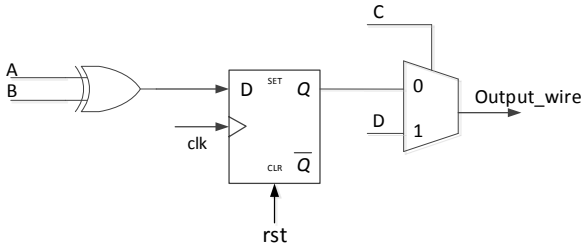
Практические занятия № 8: Инструмент моделирования Modelsim. Написание тестбенчей.

2) Контрольная работа

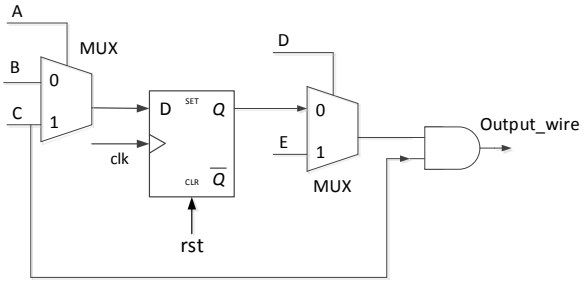
Тема контрольной работы: синтезировать схему на языке Verilog.

Типовые задачи для контрольной работы:

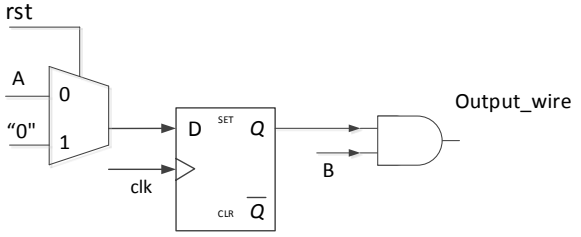
Задача № 1



Задача № 2

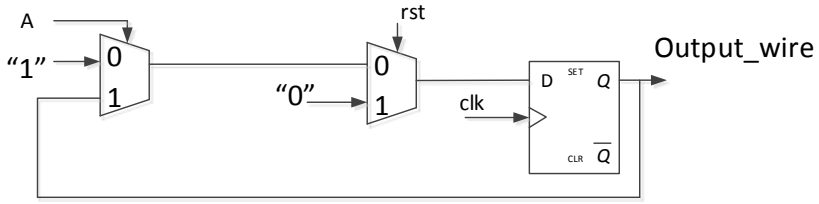


Задача № 3

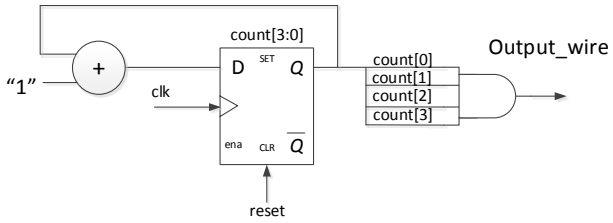


Согласована на портале № 8898

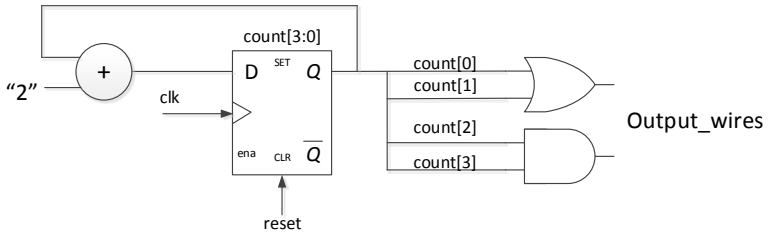
Задача № 4



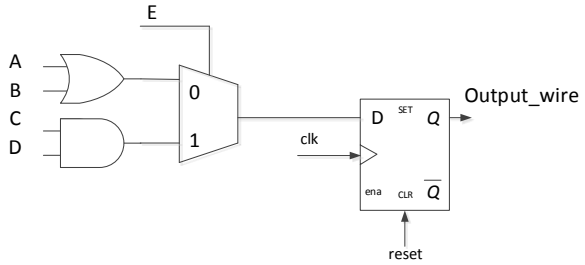
Задача № 5



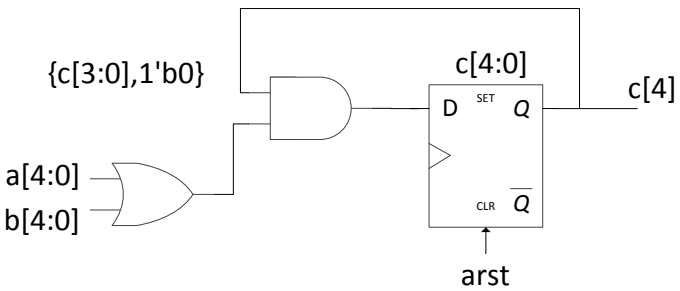
Задача № 6



Задача № 7



Задача № 8



3) Лабораторные работы

Темы лабораторных работ:

1. Создание проекта в Quartus II. Логические схемы.
2. Счетчики и делители частоты.
3. Машины конечных состояний (FSM).
4. Аналого-цифровой преобразователь.
5. Фильтр с конечной импульсной характеристикой.
6. Интерфейс SPI.
7. Акселерометр.

4) Экзаменационные вопросы:

1) Определение ПЛИС. Назначение и область использования. Основные параметры ПЛИС.

Согласована на портале № 8898

2) Базовые логические схемы И, ИЛИ, НЕ, RS-, синхронный RS- и D-триггер. Обозначение, описание принципов работы, таблицы истинности.

3) Устройство ПЛИС фирмы Altera.

4) Описание ПЛИС фирмы Altera. Семейства ПЛИС (Cyclone, Arria, Stratix, MAX), их назначения и типовые характеристики.

5) Описание ПЛИС других производителей (Xilinx, Lattice, отечественные ПЛИС).

6) Базовые понятия языка программирования Verilog: модуль, порты, типы данных. Примеры использования типов данных и портов, основные отличия.

7) Основные операторы языка программирования Verilog, представление целых и вещественных чисел. Примеры использования основных операторов.

8) Процедурный блок *always* и непрерывное описание *assign*, особенности и примеры использования. Блокирующее и неблокирующее присвоение.

9) Операторы *case* и *for*. Примеры использования.

10) Дать определение понятию «счетчик», область использования. Счетчик с синхронным сбросом, счётчик с асинхронным сбросом, счетчик с разрешением на счёт.

11) Мультиплексор и демультиплексор. Определение и пример использования.

12) Машина конечных состояний. Определение, назначение, пример.

13) Постоянное и оперативное запоминающее устройство, работа с памятью в ПЛИС. Пример описания на языке Verilog.

14) Функциональное моделирование. Какие задачи решаются в процессе моделирования? Описание программ для функционального моделирования.

15) Определение и назначение тестового модуля. Пример тестового модуля для любого простого проекта. Операторы ввода/вывода данных. Операторы цикла (*forever*, *repeat*).

16) Определение функций и задач, их свойства и отличия, примеры использования.

17) Дайте определение интерфейсу передачи данных. Какие интерфейсы передачи данных бывают? Их отличия и область использования. Особенности реализации различных интерфейсов передачи данных на ПЛИС.

18) Последовательный периферийный интерфейс передачи данных (SPI). Четыре режима работы SPI интерфейса. Реализация SPI интерфейса на языке Verilog.

19) Определение IP-ядер. Отличие программных и аппаратных IP-ядер. Какие IP-ядра вы знаете?

20) Дайте определения цифровой обработки сигналов (ЦОС) и цифрового сигнала. Назначение ЦОС. Особенности использования ЦОС на ПЛИС.

21) Фильтр с конечной импульсной характеристикой (КИХ). Описание КИХ фильтра в виде структурной схемы и на языке Verilog.

22) Каскадный интегрально-гребенчатый фильтр (CIC). Описание CIC фильтра в виде структурной схемы и на языке Verilog.

23) Определение программного процессора NIOS II его характерные особенности, основные преимущества перед решением «ПЛИС + микроконтроллер».

24) Определение Altera System-On-Chip (SOC), основные отличия от программных процессоров, архитектура и типовые характеристики.

25) Варианты конфигурации ПЛИС. Описание основных видов конфигурации ПЛИС (пассивная и активная конфигурация) и JTAG.

26) Оценка производительности ПЛИС. Отличие реальной и максимальной производительности. Условия достижения максимальной производительности. Время удержания и время предустановки.

27) Назначение и возможности *TimeQuest Time Analyzer*. Понятие временных ограничений (*constraints*). Назначение основных временных ограничений (частота тактового сигнала, мультициклы (multicycle), запрет на анализ пути).

Согласована на портале № 8898

28) Основные типы корпусов ПЛИС, их преимущества и недостатки.
29) Организация схемы питания ПЛИС. Что такое PowerPlay Early Power Estimator? Какие основные стандарты портов ввода/вывода поддерживает ПЛИС?
30) Базовые понятия языка программирования VHDL: модуль (интерфейс и структура модуля), порты, типы данных. Привести пример.
31) Основные операторы языка программирования VHDL, представление чисел. Привести пример.
32) Описание триггера, триггера с синхронным и асинхронным сбросом на языке VHDL.

4. Учебно-методическое и информационное обеспечение дисциплины:

4.1 Основная литература

1) Стешенко В.Б. ПЛИС фирмы Altera: элементная база, система проектирования и языки описания аппаратуры. - М.: ДМК Пресс, 2010. - 573 с. [Электронный ресурс], Режим доступа: http://e.lanbook.com/book/60976.

4.2 Дополнительная литература

1) Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы XILINX® / В. Ю. Зотов. - М.: Горячая линия-Телеком, 2006. - 519[1] с. [41 экз.].

2) Цифровая схемотехника: Учебное пособие для вузов / Е. П. Угрюмов. - 2-е изд., перераб. и доп. - СПб.: БХВ-Петербург, 2004. - 782[6] с. [20 экз.].

4.3 Учебно-методические пособия и программное обеспечение

1) Программирование логических интегральных схем: Методические указания к лабораторным работам / Крюков Я. В., Эрдынеев Ж. Т., Покаместов Д. А. – 2014, 51 с. [Электронный ресурс], Режим доступа: http://edu.tusur.ru/training/publications/3898.

2) Программирование логических интегральных схем: Методические указания по проведению практических занятий и организации самостоятельной работы / Покаместов Д. А., Крюков Я. В., Эрдынеев Ж. Т. – 2014, 77 с. [Электронный ресурс], Режим доступа: http://edu.tusur.ru/training/publications/3901.

3) Методические указания к лабораторной работе No8 «Цифровой акселерометр»: Учебно-методическое пособие по дисциплине «Программирование логических интегральных схем» / Абраменко А. Ю., Евсеев А. А. – 2016, 9 с. [Электронный ресурс], Режим доступа: https://edu.tusur.ru/training/publications/6052

Для обеспечения дисциплины используются следующее программное обеспечение:

1) Altera Quartus II или Quartus Prime
2) ModelSim
3) MatLab или Scilab

Согласована на портале № 8898

5. Материально-техническое обеспечение дисциплины:

Аудитории 309, 314а, 314б и 318 кафедры ТОР оснащены персональными компьютерами и необходимым программным обеспечением для проведения лабораторных работ и практических занятий, имеются отладочные платы DE0-NANO на базе ПЛИС Cyclone IV.

6. Методические рекомендации по организации изучения дисциплины (по усмотрению разработчика программы).

Согласована на портале № 8898