МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ

Федеральное государственное бюджетное образовательное учреждение высшего образования

«ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ» (ТУСУР)

УТВЕРЖДАЮ
Проректор по УР
Сенченко П.В
«13» 12 2023 г.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ

ПРОГРАММИРУЕМЫЕ ЛОГИЧЕСКИЕ ИНТЕГРАЛЬНЫЕ СХЕМЫ

Уровень образования: высшее образование - бакалавриат

Направление подготовки / специальность: 11.03.04 Электроника и наноэлектроника

Направленность (профиль) / специализация: Промышленная электроника

Форма обучения: заочная (в том числе с применением дистанционных образовательных технологий)

Кафедра: промышленной электроники (ПрЭ)

Курс: **3** Семестр: **5**

Учебный план набора 2024 года

Объем дисциплины и виды учебной деятельности

Виды учебной деятельности	5 семестр	Всего	Единицы
Самостоятельная работа	123	123	часов
Самостоятельная работа под руководством преподавателя	10	10	часов
Контрольные работы	2	2	часов
Подготовка и сдача экзамена	9	9	часов
Общая трудоемкость	144	144	часов
(включая промежуточную аттестацию)		4	3.e.

Формы промежуточной аттестации	Семестр	Количество
Экзамен	5	
Контрольные работы	5	1

Документ подписан простой электронной подписью

Информация о владельце:

ФИО: Сенченко П.В

Должность: Проректор по УР Дата подписания: 13.12.2023 Уникальный программный ключ: a1119608-cdff-4455-b54e-5235117c185c

1. Общие положения

1.1. Цели дисциплины

1. Изучение архитектуры и схемотехники современных программируемых логических интегральных схем (ПЛИС), принципов проектирования и построения цифровых схем с использованием ПЛИС, методов и средств их отладки, а также основных языков проектирования цифровых устройств Verilog и VHDL, получение практических навыков в разработке цифровых устройств.

1.2. Задачи дисциплины

- 1. Фундаментальная подготовка студентов в области проектирования устройств электроники и наноэлектроники на основе ПЛИС.
 - 2. Изучение языков программирования Verilog и VHDL.
- 3. Приобретение умений и навыков в области проектирования цифровых устройств на базе ПЛИС.
- 4. Изучение прикладных пакетов отладки ПЛИС, освоение методов верификации работы модулей, устройств на основе ПЛИС.
- 5. Проведение экспериментальных исследований разработанных цифровых модулей на ПЛИС с применением современных пакетов отладки.

2. Место дисциплины в структуре ОПОП

Блок дисциплин: Б1. Дисциплины (модули).

Часть блока дисциплин: Часть, формируемая участниками образовательных отношений.

Модуль дисциплин: Модуль направленности (профиля) (major).

Индекс дисциплины: Б1.В.01.06.

Реализуется с применением электронного обучения, дистанционных образовательных технологий.

3. Перечень планируемых результатов обучения по дисциплине, соотнесенных с индикаторами достижения компетенций

Процесс изучения дисциплины направлен на формирование следующих компетенций в соответствии с ФГОС ВО и основной образовательной программой (таблица 3.1):

Таблица 3.1 – Компетенции и индикаторы их достижения

Компетенция	Индикаторы достижения	Планируемые результаты обучения по				
Компетенция	компетенции	дисциплине				
	Универсальные компетенции					
-	-	-				
Общепрофессиональные компетенции						
Профессиональные компетенции						

	1	
ПК-3. Способен	ПК-3.1. Знает принципы	Может называть системы управления для
выполнять расчет и	конструирования отдельных	энергопреобразующих устройств на основе
проектирование	аналоговых блоков	программируемых логических
электронных приборов,	электронных приборов	интегральных схем как в целом, так и их
схем и устройств		составных частей
различного	ПК-3.2. Умеет проводить	Проводит выбор наиболее оптимальной
функционального	оценочные расчеты	структуры построения
назначения в	характеристик электронных	энергопреобразующей аппаратуры и ее
соответствии с	приборов	системы управления на основе проведения
техническим заданием		сопоставительного анализа ее выходных
с использованием		характеристик
средств автоматизации	ПК-3.3. Владеет навыками	Выполняет разработку схемы
проектирования	подготовки	электрической принципиальной, а также
	принципиальных и	монтажного чертежа в соответствии с
	монтажных электрических	требованиями ГОСТ и правил оформления
	схем	ЕСКД

4. Объем дисциплины в зачетных единицах с указанием количества академических часов, выделенных на контактную работу обучающихся с преподавателем и на самостоятельную работу обучающихся

Общая трудоемкость дисциплины составляет 4 зачетных единиц, 144 академических часов. Распределение трудоемкости дисциплины по видам учебной деятельности представлено в таблице 4.1.

Таблица 4.1 – Трудоемкость дисциплины по видам учебной деятельности

Виды учебной деятельности		Семестры
Виды учеоной деятельности	часов	5 семестр
Контактная работа обучающихся с преподавателем, всего	12	12
Самостоятельная работа под руководством преподавателя	10	10
Контрольные работы	2	2
Самостоятельная работа обучающихся, всего	123	123
Самостоятельное изучение тем (вопросов) теоретической части	90	90
дисциплины		
Подготовка к контрольной работе	33	33
Подготовка и сдача экзамена	9	9
Общая трудоемкость (в часах)	144	144
Общая трудоемкость (в з.е.)	4	4

5. Структура и содержание дисциплины

5.1. Разделы (темы) дисциплины и виды учебной деятельности

Структура дисциплины по разделам (темам) и видам учебной деятельности приведена в таблице 5.1.

Таблица 5.1 – Разделы (темы) дисциплины и виды учебной деятельности

Названия разделов (тем) дисциплины	Контр. раб.	_ ´	Сам. раб., ч	Всего часов (без промежуточной аттестации)	Формируемые компетенции
5 семестр					

1 Элементы проектирования	2	1	14	17	ПК-3
встраиваемых систем					
2 Основы проектирования		2	14	16	ПК-3
логических схем					
3 Проектирование на уровне		1	14	15	ПК-3
регистровых передач с					
использованием языка Verilog					
4 Аппаратное и программное		1	14	15	ПК-3
обеспечение компьютера					
5 Программируемые логические		1	14	15	ПК-3
интегральные схемы (ПЛИС)					
6 Средства для проектирования и		1	14	15	ПК-3
макетирования					
7 Проектирование аппаратных		1	13	14	ПК-3
утилитных ядер					
8 Проектирование со встраиваемыми		1	13	14	ПК-3
процессорами					
9 Проектирование встраиваемой		1	13	14	ПК-3
системы					
Итого за семестр	2	10	123	135	
Итого	2	10	123	135	

5.2. Содержание разделов (тем) дисциплины

Содержание разделов (тем) дисциплины приведено в таблице 5.2. Таблица 5.2 — Содержание разделов (тем) дисциплины

Содержание разделов (тем) дисциплины	СРП,	Формируемые компетенции
5 семестр	l	
Уровни абстракции. Маршрут проектирования	1	ПК-3
встраиваемых систем. Средства проектирования. Новые		
тенденции проектирования аппаратуры.		
Итого	1	
Системы счисления. Двоичная арифметика. Базовые логические вентили и структуры. Проектирование комбинационных схем. Запоминающие элементы. Проектирование последовательных схем. Запоминающие устройства. Двунаправленные выводы. Обобщенный пример: последовательный сумматор.	2	ПК-3
Основные структуры языка Verilog. Комбинационные схемы. Последовательностные схемы. Написание тестовых примеров. Спецификация последовательного умножителя. Синтез результатов.	1	ПК-3
	Уровни абстракции. Маршрут проектирования встраиваемых систем. Средства проектирования. Новые тенденции проектирования аппаратуры. Итого Системы счисления. Двоичная арифметика. Базовые логические вентили и структуры. Проектирование комбинационных схем. Запоминающие элементы. Проектирование последовательных схем. Запоминающие устройства. Двунаправленные выводы. Обобщенный пример: последовательный сумматор. Итого Основные структуры языка Verilog. Комбинационные схемы. Последовательностные схемы. Написание тестовых примеров. Спецификация последовательного умножителя. Синтез результатов.	

Программное обеспечение компьютера Программное обеспечение компьютера Программирование и тестирование компьютера ВАУЕН Итого 1 Постоянные запоминающие устройства. Программируемые погические интегральные программируемые погические устройства. Программируемые пользователем вентильные матрицы. Схемы (ПЛИС) Проектирования и макетирование в системе Quartus II. Макетирование проекта. Итого 1 ПК-3 ППК-3 ПК-3 ППК-3 ПК-3 ППК-3 ПК-3 ППК-3 ППК-3 ПК-3 ППК-3	1 A HHODOTHOO H	Аннаратиоз и программиоз обзаначания комплатара	1	ПК-3
множества команд. Проектирование процессора SMPL-CPU. Программирование и тестирование компьютера SAYEH Итого 1 Постоянные запоминающие устройства. Программируемые логические матрицы. Сложные программируемые пользователем вентильные матрицы. Проектирования и ного 1 Пк-3 Проектирования и ного 1 Пк-3 Проектирование в системе Quartus II. Макетирование проектам ввода-вывода. Делители частоты. Семисегментные дисплеи. Адаптер жидкокристаллического дисплея. Логика интерфейса клавиатуры. Логический интерфейс VGA. Проектирование фильтра. Проектирования проектирования Проектирование фильтра. Проектирование микроконтроллера. Проектирование Проектирование встраиваемой системы. Процессор Nios 1 Пк-3 Проектирование Проектирование проектирование процессор Nios 1 Пк-3 Проектирование Проектирование процессор Nios 1 Пк-3 Проектирование Проектирование проектирование процессор Nios 1 Пк-3	4 Аппаратное и	1	1	11K-3
СРU. Программирование и тестирование компьютера SAYEH Итого 1 Постоянные запоминающие устройства. Программируемые логические матрицы. Сложные программируемые логические устройства. Программируемые пользователем вентильные матрицы. Итого 1 Коредства для проектирования макетирования макетирования макетирования макетирования макетирования макетирование матрон макетирование ма	* *			
SAYEH				
Постоянные запоминающие устройства. Программируемы е логические матрицы. Сложные программируемые логические устройства. Программируемые логические устройства. Программируемые пользователем вентильные матрицы. Маршрут проектирования и макетирования и макетирования и макетирования и макетирования и макетирования Проектирование в системе Quartus II. Макетирование проекта. Итого 1 Управление библиотекой. Руководство по основным устройствам ввода-вывода. Делители частоты. Семисегментные дисплеи. Адаптер жидкокристаллического дисплея. Логика интерфейса клавиатуры. Логический интерфейс VGA. В Этапы встраиваемого проектирования. Проектирование фильтра. Проектирование микроконтроллера. В Ороектирование обстроителем интерфейси интерфейси обстроителем интерфейси обстр	компьютера			
Программируемы с логические матрицы. Сложные программируемые логические устройства. Программируемые пользователем вентильные матрицы. Б. Средства для проектирования и макетирования и макетирование объекта. Тороектирование дистование дисплеи. Адаптер жидкокристаллического дисплея. Логика интерфейса клавиатуры. Логический интерфейс VGA. В Этапы встраиваемого проектирования. Проектирование дильтра. Дильтра. Проектирование дильтра. Дильтра. Проектирование дильтра. Дильт		Итого	1	
программируемые логические устройства. Программируемые пользователем вентильные матрицы. К Средства для проектирования и макетирования и ноделирование и HDL-синтез. Смешанно-уровневое проектирование в системе Quartus II. Макетирование проектирование проектирование в системе Quartus II. Макетирование проектирование проектирование в системе Quartus II. Макетирование проектирование в системе Quartus II. Макетирование проектирование проектирование в системе Quartus II. Макетирование проектирование дипларатных устройствам ввода-вывода. Делители частоты. Семисегментные дисплеи. Адаптер жидкокристаллического дисплея. Логика интерфейса клавиатуры. Логический интерфейс VGA. Итого 1 За Этапы встраиваемого проектирования. Проектирование процессорами О Проектирование встраиваемой системы. Процессор Nios 1 Проектирование встраиваемой системы. Процессор Nios 1 П. Переключательная структура Avalon. Обзор	5	Постоянные запоминающие устройства.	1	ПК-3
Программируемые пользователем вентильные матрицы. Итого 1 Коредства для проектирования и макетирования и ноектирование и HDL-синтез. Смешанно-уровневое проектирование в системе Quartus II. Макетирование проекта. Итого 1 Управление библиотекой. Руководство по основным устройствам ввода-вывода. Делители частоты. Семисегментные дисплеи. Адаптер жидкокристаллического дисплея. Логика интерфейса клавиатуры. Логический интерфейс VGA. Итого 1 В Этапы встраиваемого проектирования. Проектирование фильтра. Проектирование микроконтроллера. О Проектирование В справление ветраиваемой системы. Процессор Nios 1 ПК-3 Проектирование В Проектирование встраиваемой системы. Процессор Nios 1 ПК-3 Проектирование В Процессор Nios 1 ПК-3 Проектирование В Страиваемой системы. Процессор Nios 1 ПК-3 Проектирование В Проектирование В Проектирование В Страиваемой системы. Процессор Nios 1 ПК-3	Программируемы	Программируемые логические матрицы. Сложные		
Схемы (ПЛИС) 6 Средства для проектирования и маршрут проектирования аппаратной части. HDL- имакетирования и моделирование и HDL-синтез. Смешанно-уровневое проектирование в системе Quartus II. Макетирование проекта. Итого 1 Управление библиотекой. Руководство по основным устройствам ввода-вывода. Делители частоты. Семисегментные дисплеи. Адаптер жидкокристаллического дисплея. Логика интерфейса клавиатуры. Логический интерфейс VGA. Итого 1 В Отапы встраиваемого проектирования. Проектирование фильтра. Проектирование микроконтроллера. Отапы встраиваемыми процессорами Отапы Проектирование встраиваемой системы. Процессор Nios II. Переключательная структура Avalon. Обзор	е логические	программируемые логические устройства.		
Маршрут проектирования аппаратной части. HDL- проектирования и моделирование и HDL-синтез. Смешанно-уровневое проектирования и моделирование в системе Quartus II. Макетирование проектирование проектирование проектирование аппаратных утилитных ядер Маршрут проектирование в системе Quartus II. Макетирование проектирование аппаратных утилитных ядер Маршрут проектирование в системе Quartus II. Макетирование проектирование п	интегральные	Программируемые пользователем вентильные матрицы.		
макетирования и моделирование и HDL-синтез. Смещанно-уровневое проектирование в системе Quartus II. Макетирование проекта. Итого 1 Управление библиотекой. Руководство по основным устройствам ввода-вывода. Делители частоты. Семисегментные дисплеи. Адаптер жидкокристаллического дисплея. Логика интерфейса клавиатуры. Логический интерфейс VGA. Итого 1 В Этапы встраиваемого проектирования. Проектирование фильтра. Проектирование микроконтроллера. В Ороектирование со встраиваемыми процессорами Ороектирование Проектирование встраиваемой системы. Процессор Nios II. Переключательная структура Avalon. Обзор	схемы (ПЛИС)	Итого	1	
макетирования и моделирование и HDL-синтез. Смещанно-уровневое проектирование в системе Quartus II. Макетирование проекта. Итого 1 Управление библиотекой. Руководство по основным устройствам ввода-вывода. Делители частоты. Семисегментные дисплеи. Адаптер жидкокристаллического дисплея. Логика интерфейса клавиатуры. Логический интерфейс VGA. Итого 1 В Этапы встраиваемого проектирования. Проектирование фильтра. Проектирование микроконтроллера. В Ороектирование со встраиваемыми процессорами Ороектирование Проектирование встраиваемой системы. Процессор Nios II. Переключательная структура Avalon. Обзор	6 Средства для	Маршрут проектирования аппаратной части. HDL-	1	ПК-3
проекта. Итого 1 Управление библиотекой. Руководство по основным устройствам ввода-вывода. Делители частоты. Семисегментные дисплеи. Адаптер жидкокристаллического дисплея. Логика интерфейса клавиатуры. Логический интерфейс VGA. Итого 1 Ва Проектирование со встраиваемыми процессорами Проектирование встраиваемой системы. Процессор Nios II. Переключательная структура Avalon. Обзор	проектирования и	моделирование и HDL-синтез. Смешанно-уровневое		
проекта. Итого 1 Управление библиотекой. Руководство по основным устройствам ввода-вывода. Делители частоты. Семисегментные дисплеи. Адаптер жидкокристаллического дисплея. Логика интерфейса клавиатуры. Логический интерфейс VGA. Итого 1 Ва Проектирование со встраиваемыми процессорами Проектирование встраиваемой системы. Процессор Nios II. Переключательная структура Avalon. Обзор	макетирования	проектирование в системе Quartus II. Макетирование		
Управление библиотекой. Руководство по основным устройствам ввода-вывода. Делители частоты. Семисегментные дисплеи. Адаптер жидкокристаллического дисплея. Логика интерфейса клавиатуры. Логический интерфейс VGA. В Этапы встраиваемого проектирования. Проектирование фильтра. Проектирование микроконтроллера. В Опроектирование процессорами Опроектирование процессорами Проектирование встраиваемой системы. Процессор Nios 1 ПК-3 Проектирование Проектирование встраиваемой системы. Процессор Nios 1 ПК-3 Проектирование Проектирование облагор ПК-3 Проектирование Процессор Nios 1 ПК-3		проекта.		
Проектирование аппаратных устройствам ввода-вывода. Делители частоты. Семисегментные дисплеи. Адаптер жидкокристаллического дисплея. Логика интерфейса клавиатуры. Логический интерфейс VGA. В Этапы встраиваемого проектирования. Проектирование фильтра. Проектирование микроконтроллера. В фильтра. Проектирование микроконтроллера. Проектирование процессорами Проектирование встраиваемой системы. Процессор Nios 1 ПК-3 Проектирование Плоектирование микроконторание Процессор Nios 1 ПК-3 Проектирование Плоектирование встраиваемой системы. Процессор Nios 1 ПК-3 Проектирование Плоектирование Встраиваемой системы. Процессор Nios 1 ПК-3		Итого	1	
Проектирование аппаратных устройствам ввода-вывода. Делители частоты. Семисегментные дисплеи. Адаптер жидкокристаллического дисплея. Логика интерфейса клавиатуры. Логический интерфейс VGA. В Этапы встраиваемого проектирования. Проектирование фильтра. Проектирование микроконтроллера. В Проектирование процессорами Проектирование встраиваемой системы. Процессор Nios 1 ПК-3 Проектирование В Проектирование встраиваемой системы. Процессор Nios 1 ПК-3 Проектирование Процессор Nios 1 ПК-3 Проектирование В Проектиро	7	Управление библиотекой. Руководство по основным	1	ПК-3
Семисегментные дисплеи. Адаптер жидкокристаллического дисплея. Логика интерфейса клавиатуры. Логический интерфейс VGA. Итого 1 Этапы встраиваемого проектирования. Проектирование фильтра. Проектирование микроконтроллера. Итого 1 ПК-3 Проектирование процессорами Проектирование встраиваемой системы. Процессор Nios 1 Пк-3 Проектирование Проектирование интерфейс VGA.	Проектирование	*		
жидкокристаллического дисплея. Логика интерфейса клавиатуры. Логический интерфейс VGA. Итого 1 В Этапы встраиваемого проектирования. Проектирование фильтра. Проектирование микроконтроллера. В фильтра. Проектирование микроконтроллера. Итого 1 Проектирование встраиваемой системы. Процессор Nios 1 Проектирование Итого 1 Проектирование встраиваемой системы. Процессор Nios 1 Проектирование Итого 1 Проектирование встраиваемой системы. Процессор Nios 1 Проектирование Итого 1 Пк-3	аппаратных			
клавиатуры. Логический интерфейс VGA. Итого 1 В Этапы встраиваемого проектирования. Проектирование фильтра. Проектирование микроконтроллера. Встраиваемыми процессорами Проектирование встраиваемой системы. Процессор Nios 1 Проектирование Плоектирование встраиваемой системы. Процессор Nios 1 Проектирование Плоектирование Встраиваемой системы. Процессор Nios 1 Проектирование Плоектирование Встраиваемой системы. Процессор Nios 1 Пк-3	-	<u>-</u>		
В Этапы встраиваемого проектирования. Проектирование фильтра. Проектирование микроконтроллера. Проектирование фильтра. Проектирование микроконтроллера. Итого 1 процессорами Проектирование встраиваемой системы. Процессор Nios 1 ПК-3 Проектирование Плоектирование встраиваемой системы. Процессор Nios 1 ПК-3		1		
Проектирование фильтра. Проектирование микроконтроллера. Встраиваемыми процессорами Проектирование встраиваемой системы. Процессор Nios 1 ПК-3 Проектирование Плоектирование встраиваемой системы. Процессор Nios 1 ПК-3		Итого	1	
Проектирование фильтра. Проектирование микроконтроллера. Встраиваемыми процессорами Проектирование встраиваемой системы. Процессор Nios 1 ПК-3 Проектирование Плоектирование встраиваемой системы. Процессор Nios 1 ПК-3	8	Этапы встраиваемого проектирования. Проектирование	1	ПК-3
со встраиваемыми Итого 1 процессорами Проектирование встраиваемой системы. Процессор Nios 1 ПК-3 Проектирование Итого 1 ПК-3 Проектирование	Проектирование			
процессорами Проектирование встраиваемой системы. Процессор Nios Проектирование Проектирование Проектирование Проектирование Проектирование	co			
Проектирование встраиваемой системы. Процессор Nios 1 ПК-3 Проектирование II. Переключательная структура Avalon. Обзор	встраиваемыми	Итого	1	
Проектирование II. Переключательная структура Avalon. Обзор	процессорами			
Проектирование II. Переключательная структура Avalon. Обзор	9	Проектирование встраиваемой системы. Процессор Nios	1	ПК-3
	Проектирование			
зстраиваемой программы SOPC Builder. Интегрированная среда	встраиваемой	программы SOPC Builder. Интегрированная среда		
	системы			
калькулятор.		калькулятор.		
Итого 1		Итого	1	
Итого за семестр 10		Итого за семестр	10	
Итого 10		1	10	

5.3. Контрольные работы

Виды контрольных работ и часы на контрольные работы приведены в таблице 5.3. Таблица 5.3 – Контрольные работы

№ п.п.	Виды контрольных работ	Трудоемкость, ч	Формируемые компетенции
	5 семестр	•	
1	Контрольная работа с автоматизированной проверкой	2	ПК-3
	Итого за семестр	2	
	Итого	2	

5.4. Лабораторные занятия

Не предусмотрено учебным планом

5.5. Практические занятия (семинары)

Не предусмотрено учебным планом

5.6. Контроль самостоятельной работы (курсовой проект / курсовая работа)

Не предусмотрено учебным планом

5.7. Самостоятельная работа

Виды самостоятельной работы, трудоемкость и формируемые компетенции представлены в таблице 5.7.

Таблица 5.7. – Виды самостоятельной работы, трудоемкость и формируемые компетенции

Названия разделов	Виды самостоятельной расс	Трудоемкость,	Формируемые	
(тем) дисциплины	работы	Ч	компетенции	Формы контроля
	5 ce	местр		
1 Элементы	Самостоятельное	10	ПК-3	Тестирование,
проектирования	изучение тем			Экзамен
встраиваемых систем	(вопросов)			
	теоретической части			
	дисциплины			
	Подготовка к	4	ПК-3	Контрольная
	контрольной работе			работа
	Итого	14		
2 Основы	Самостоятельное	10	ПК-3	Тестирование,
проектирования	изучение тем			Экзамен
логических схем	(вопросов)			
	теоретической части			
	дисциплины			
	Подготовка к	4	ПК-3	Контрольная
	контрольной работе			работа
	Итого	14		
3 Проектирование на	Самостоятельное	10	ПК-3	Тестирование,
уровне регистровых	изучение тем			Экзамен
передач с	(вопросов)			
использованием	теоретической части			
языка Verilog	дисциплины			
	Подготовка к	4	ПК-3	Контрольная
	контрольной работе			работа
	Итого	14		
4 Аппаратное и	Самостоятельное	10	ПК-3	Тестирование,
программное	изучение тем			Экзамен
обеспечение	(вопросов)			
компьютера	теоретической части			
	дисциплины			
	Подготовка к	4	ПК-3	Контрольная
	контрольной работе			работа
	Итого	14		

5 Программируемые логические	Самостоятельное изучение тем	10	ПК-3	Тестирование, Экзамен
интегральные схемы (ПЛИС)	(вопросов) теоретической части			
	дисциплины	4	THE 2	TC
	Подготовка к	4	ПК-3	Контрольная
	контрольной работе			работа
	Итого	14		
6 Средства для	Самостоятельное	10	ПК-3	Тестирование,
проектирования и	изучение тем			Экзамен
макетирования	(вопросов)			
	теоретической части			
	дисциплины			
	Подготовка к	4	ПК-3	Контрольная
	контрольной работе			работа
	Итого	14		
7 Проектирование	Самостоятельное	10	ПК-3	Тестирование,
аппаратных	изучение тем			Экзамен
утилитных ядер	(вопросов)			
	теоретической части			
	дисциплины			
	Подготовка к	3	ПК-3	Контрольная
	контрольной работе			работа
	Итого	13		1
8 Проектирование со	Самостоятельное	10	ПК-3	Тестирование,
встраиваемыми	изучение тем	10	THE 5	Экзамен
процессорами	(вопросов)			ORGANION
процессорании	теоретической части			
	дисциплины			
	Подготовка к	3	ПК-3	Контрольная
	контрольной работе	3	11111-5	работа
		13		раоота
0.17	Итого		THE 2	T
9 Проектирование	Самостоятельное	10	ПК-3	Тестирование,
встраиваемой	изучение тем			Экзамен
системы	(вопросов)			
	теоретической части			
	дисциплины			
	Подготовка к	3	ПК-3	Контрольная
	контрольной работе			работа
	Итого	13		
	Итого за семестр	123		
	Подготовка и сдача экзамена	9		Экзамен
	Итого	132		1
	111010	152	1	

5.8. Соответствие компетенций, формируемых при изучении дисциплины, и видов учебной деятельности

Соответствие компетенций, формируемых при изучении дисциплины, и видов учебной деятельности представлено в таблице 5.8.

Таблица 5.8 – Соответствие компетенций, формируемых при изучении дисциплины, и видов

учебной деятельности

Формуруоми и момпорожници	Виды учебной деятельности			Формулиомпроид
Формируемые компетенции	Конт.Раб.	СРП	Сам. раб.	Формы контроля
ПК-3	+	+	+	Контрольная работа, Тестирование,
				Экзамен

6. Рейтинговая система для оценки успеваемости обучающихся

Рейтинговая система не используется

7. Учебно-методическое и информационное обеспечение дисциплины

7.1. Основная литература

1. Наваби, 3. Проектирование встраиваемых систем на ПЛИС / 3. Наваби; перевод с английского В. В. Соловьева. — Москва: ДМК Пресс, 2016. — 464 с. Доступ из личного кабинета студента. [Электронный ресурс]: — Режим доступа: https://e.lanbook.com/book/73058.

7.2. Дополнительная литература

1. Дэвид, М. Х. Цифровая схемотехника и архитектура компьютера / М. Х. Дэвид, Л. Х. Сара. — Москва: ДМК Пресс, 2017. — 792 с. Доступ из личного кабинета студента. [Электронный ресурс]: — Режим доступа: https://e.lanbook.com/book/97336.

7.3. Учебно-методические пособия

7.3.1. Обязательные учебно-методические пособия

1. Программирование логических интегральных схем: Методические указания по проведению практических занятий и организации самостоятельной работы / Я. В. Крюков, Д. А. Покаместов, Ж. Т. Эрдынеев - 2014. 77 с. Доступ из личного кабинета студента. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/3901.

7.3.2. Учебно-методические пособия для лиц с ограниченными возможностями здоровья и инвалидов

Учебно-методические материалы для самостоятельной работы обучающихся из числа лиц с ограниченными возможностями здоровья и инвалидов предоставляются в формах, адаптированных к ограничениям их здоровья и восприятия информации.

Для лиц с нарушениями зрения:

- в форме электронного документа;
- в печатной форме увеличенным шрифтом.

Для лиц с нарушениями слуха:

- в форме электронного документа;
- в печатной форме.

Для лиц с нарушениями опорно-двигательного аппарата:

- в форме электронного документа;
- в печатной форме.

7.4. Иное учебно-методическое обеспечение

1. Апасов В.И. Программируемые логические интегральные схемы [Электронный ресурс]: электронный курс / В.И. Апасов. - Томск: ТУСУР, Φ ДО, 2024 (доступ из личного кабинета студента) .

7.5. Современные профессиональные базы данных и информационные справочные системы

При изучении дисциплины рекомендуется обращаться к современным базам данных, информационно-справочным и поисковым системам, к которым у ТУСУРа открыт доступ: https://lib.tusur.ru/re/resursy/bazy-dannyh.

8. Материально-техническое и программное обеспечение дисциплины

8.1. Общие требования к материально-техническому и программному обеспечению дисциплины

Учебные аудитории для проведения занятий лабораторного типа, групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации, Лаборатория учебная аудитория для проведения занятий лабораторного типа

634034, Томская область, г. Томск, Вершинина улица, д. 74, 207 ауд.

Описание имеющегося оборудования:

- Веб-камера 6 шт.;
- Наушники с микрофоном 6 шт.;
- Комплект специализированной учебной мебели;
- Рабочее место преподавателя.

Программное обеспечение:

- 7-Zip;
- Google Chrome;
- Kaspersky Endpoint Security для Windows;
- LibreOffice;
- Microsoft Windows:

8.2. Материально-техническое и программное обеспечение для самостоятельной работы

Для самостоятельной работы используются учебные аудитории (компьютерные классы), расположенные по адресам:

- 634050, Томская область, г. Томск, Ленина проспект, д. 40, 233 ауд.;
- 634045, Томская область, г. Томск, ул. Красноармейская, д. 146, 209 ауд.;
- 634034, Томская область, г. Томск, Вершинина улица, д. 47, 126 ауд.;
- 634034, Томская область, г. Томск, Вершинина улица, д. 74, 207 ауд.

Описание имеющегося оборудования:

- учебная мебель;
- компьютеры;
- компьютеры подключены к сети «Интернет» и обеспечивают доступ в электронную информационно-образовательную среду ТУСУРа.

Перечень программного обеспечения:

- Microsoft Windows;
- OpenOffice;
- Kaspersky Endpoint Security 10 для Windows;
- 7-Zip;
- Google Chrome.

8.3. Материально-техническое обеспечение дисциплины для лиц с ограниченными возможностями здоровья и инвалидов

Освоение дисциплины лицами с ограниченными возможностями здоровья и инвалидами осуществляется с использованием средств обучения общего и специального назначения.

При занятиях с обучающимися с **нарушениями слуха** предусмотрено использование звукоусиливающей аппаратуры, мультимедийных средств и других технических средств приема/передачи учебной информации в доступных формах, мобильной системы преподавания для обучающихся с инвалидностью, портативной индукционной системы. Учебная аудитория, в которой занимаются обучающиеся с нарушением слуха, оборудована компьютерной техникой, аудиотехникой, видеотехникой, электронной доской, мультимедийной системой.

При занятиях с обучающимися с нарушениями зрения предусмотрено использование в лекционных и учебных аудиториях возможности просмотра удаленных объектов (например, текста на доске или слайда на экране) при помощи видеоувеличителей для комфортного просмотра.

При занятиях с обучающимися с **нарушениями опорно-двигательного аппарата** используются альтернативные устройства ввода информации и другие технические средства приема/передачи учебной информации в доступных формах, мобильной системы обучения для людей с инвалидностью.

9. Оценочные материалы и методические рекомендации по организации изучения дисциплины

9.1. Содержание оценочных материалов для текущего контроля и промежуточной аттестации

Для оценки степени сформированности и уровня освоения закрепленных за дисциплиной компетенций используются оценочные материалы, представленные в таблице 9.1.

Таблица 9.1 – Формы контроля и оценочные материалы

Таблица 9.1 – Формы кон Названия разделов (тем) дисциплины	Формируемые компетенции	Формы контроля	Оценочные материалы (OM)
1 Элементы проектирования встраиваемых систем	ПК-3	Контрольная работа	Примерный перечень вариантов (заданий) контрольных работ
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
2 Основы проектирования логических схем	ПК-3	Контрольная работа	Примерный перечень вариантов (заданий) контрольных работ
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
3 Проектирование на уровне регистровых передач с использованием языка Verilog	ПК-3	Контрольная работа	Примерный перечень вариантов (заданий) контрольных работ
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
4 Аппаратное и программное обеспечение компьютера	ПК-3	Контрольная работа	Примерный перечень вариантов (заданий) контрольных работ
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
5 Программируемые логические интегральные схемы (ПЛИС)	ПК-3	Контрольная работа	Примерный перечень вариантов (заданий) контрольных работ
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов

6 Средства для	ПК-3	Контрольная	Примерный перечень
проектирования и		работа	вариантов (заданий)
макетирования			контрольных работ
		Тестирование	Примерный перечень
			тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
7 Проектирование аппаратных	ПК-3	Контрольная	Примерный перечень
утилитных ядер		работа	вариантов (заданий) контрольных работ
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
8 Проектирование со	ПК-3	Контрольная	Примерный перечень
встраиваемыми процессорами		работа	вариантов (заданий)
			контрольных работ
		Тестирование	Примерный перечень
			тестовых заданий
		Экзамен	Перечень экзаменационных
			вопросов
9 Проектирование	ПК-3	Контрольная	Примерный перечень
встраиваемой системы		работа	вариантов (заданий)
			контрольных работ
		Тестирование	Примерный перечень
			тестовых заданий
		Экзамен	Перечень экзаменационных
			вопросов

Шкала оценки сформированности отдельных планируемых результатов обучения по дисциплине приведена в таблице 9.2.

Таблица 9.2 – Шкала оценки сформированности планируемых результатов обучения по дисциплине

		Формулировка требований к степени сформированности			
Оценка	Баллы за ОМ	планируемых результатов обучения			
		знать	уметь	владеть	
2	< 60% от	отсутствие знаний	отсутствие	отсутствие	
(неудовлетворительно)	максимальной	или фрагментарные	умений или	навыков или	
	суммы баллов	знания	частично	фрагментарные	
			освоенное	применение	
			умение	навыков	
3	от 60% до	общие, но не	в целом успешно,	в целом	
(удовлетворительно)	69% от	структурированные	но не	успешное, но не	
	максимальной	знания	систематически	систематическое	
	суммы баллов		осуществляемое	применение	
			умение	навыков	

4 (хорошо)	от 70% до	сформированные,	в целом	в целом
	89% от	но содержащие	успешное, но	успешное, но
	максимальной	отдельные	содержащие	содержащие
	суммы баллов	проблемы знания	отдельные	отдельные
			пробелы умение	пробелы
				применение
				навыков
5 (отлично)	≥ 90% ot	сформированные	сформированное	успешное и
	максимальной	систематические	умение	систематическое
	суммы баллов	знания		применение
				навыков

Шкала комплексной оценки сформированности компетенций приведена в таблице 9.3. Таблица 9.3 – Шкала комплексной оценки сформированности компетенций

Оценка	Формулировка требований к степени компетенции
2	Не имеет необходимых представлений о проверяемом материале
(неудовлетворительно)	или
	Знать на уровне ориентирования, представлений. Обучающийся знает
	основные признаки или термины изучаемого элемента содержания, их
	отнесенность к определенной науке, отрасли или объектам, узнает в
	текстах, изображениях или схемах и знает, к каким источникам нужно
	обращаться для более детального его усвоения.
3	Знать и уметь на репродуктивном уровне. Обучающихся знает
(удовлетворительно)	изученный элемент содержания репродуктивно: произвольно
	воспроизводит свои знания устно, письменно или в демонстрируемых
	действиях.
4 (хорошо)	Знать, уметь, владеть на аналитическом уровне. Зная на
	репродуктивном уровне, указывать на особенности и взаимосвязи
	изученных объектов, на их достоинства, ограничения, историю и
	перспективы развития и особенности для разных объектов усвоения.
5 (отлично)	Знать, уметь, владеть на системном уровне. Обучающийся знает
	изученный элемент содержания системно, произвольно и доказательно
	воспроизводит свои знания устно, письменно или в демонстрируемых
	действиях, учитывая и указывая связи и зависимости между этим
	элементом и другими элементами содержания дисциплины, его
	значимость в содержании дисциплины.

9.1.1. Примерный перечень тестовых заданий

- 1. Как много различных чисел может быть представлено 16 битами?
 - a) 65535
 - b) 65536
 - c) 32768
 - d) 32767
- 2. Преобразуйте двоичное число 10011010 без знака в десятичные?
 - a) 104
 - b) 154
 - c) 256
 - d) 404
- 3. Преобразуйте десятичное число 145 в двоичное?
 - a) 10010001
 - b) 10010010
 - c) 10100011
 - d) 10010011

- 4. Сложите следующие шестнадцатеричные числа без знака 716 + 516?
 - a) 12
 - b) 22
 - c) 32
 - d) 42
- 5. Передача данных между двумя устройствами по интерфейсу SPI используются шины:
 - a) miso, mosi, sclk, ss
 - b) miso, mosi, en, rst
 - c) miso, mosi, rst
 - d) miso, mosi, sclk rst, en
- 6. По какому принципу классифицируются термины «малая интегральная схема», «средняя интегральная схема», «большая интегральная схема»:
 - а) Типу корпуса
 - b) Количеству выводов
 - с) Количеству элементов на кристалле
 - d) Размеру кристалла
- 7. Чем определяется логика работы цифрового устройства, не относящегося к ПЛИС:
 - а) Пользователем схемы
 - b) Электрической схемой в которой размещен ПЛИС
 - с) Изготовителем устройства
 - d) Может иметь произвольную логику
- 8. Микропроцессоры и микроконтроллеры общего назначения
 - а) не являются программируемыми логическими интегральными схемами
 - b) являются программируемыми логическими интегральными схемами
 - с) не являются программируемыми аналоговыми интегральными схемами
 - d) являются программируемыми аналоговыми интегральными схемами
- 9. Как в настоящее время называют интегральные схемы, содержащие до 10000 элементов на одном кристалле?
 - а) МИС
 - b) СИС
 - с) БИС
 - d) СБИС
- 10. Операции обработки сигналов и данных в ПЛИС выполняются
 - а) последовательно
 - b) параллельно
 - с) последовательно или параллельно, в зависимости от конфигурации вентильных ячеек, заданной разработчиком
 - d) последовательно и параллельно не зависимо от конфигурации
- 11. Минимальным логическим блоком в матрицах типа FPGA является блок
 - a) CLB
 - b) LUP
 - c) PLD
 - d) PUL
- 12. В кристаллах FPGA текущая конфигурация вентильной матрицы хранится в памяти типа
 - a) programmable ROM
 - b) dynamic RAM
 - c) static RAM
 - d) programmable RAM
- 13. Количество блоков CLB в современных кристаллах FPGA определяет
 - а) количество выводов интегральной схемы FPGA
 - b) логическую емкость кристалла
 - с) количество циклов перепрограммирования
 - d) срок службы кристалла
- 14. Специализированные интегральные схемы ASIC
 - а) как и процессоры, не могут менять внутреннюю конфигурацию
 - b) как и ПЛИС, имеют малое энергопотребление

- с) как и ПЛИС, могут менять внутреннюю конфигурацию
- d) как и ПЛИС, имеют высокое быстродействие для специализированных операций; как и процессоры, имеют большое энергопотребление
- 15. Преимуществом FPGA по сравнению с процессорами общего назначения является
 - а) меньшие размеры
 - b) высокая производительность
 - с) меньшее энергопотребление
 - d) меньшая стоимость; меньшее время реакции

9.1.2. Перечень экзаменационных вопросов

Приведены примеры типовых заданий из банка экзаменационных тестов, составленных по пройденным разделам дисциплины.

- 1. ПЛИС это ...
 - а. программируемая логическая интегральная схема;
 - в. проектируемая логическая интегральная схема;
 - с. программируемая логическая инвариантная схема;
 - d. проектируемая логическая инвариантная схема;
- 2. Какими бывают микросхемы по типу обрабатываемых сигналов
 - а. цифровые, аналоговые, цифро-аналоговые;
 - b. цифровые, аналоговые;
 - с. аналоговые, цифро-аналоговые;
 - d. цифро-аналоговые;
- 3. Какая классификация интегральных схем актуальна в настоящее время
 - а. МИС, СИС, БИС, СБИС;
 - ь. мис, сис, бис, сбис, гис, убис, гбис;
 - с. МИС, СИС, БИС, СБИС, ГИС;
 - d. МИС, СИС, БИС, СБИС, ГИС, УБИС;
- 4. О чем говорит закон Мура, дополненный Поллаком?
 - а. при увеличении количества транзисторов в два раза производительность микропроцессора повышается на квадратный корень из двух;
 - b. при увеличении количества транзисторов в два раза производительность микропроцессора повышается аналогично;
 - с. при увеличении количества транзисторов в два раза производительность микропроцессора понижается на квадратный корень из двух;
 - d. при увеличении количества транзисторов в два раза производительность микропроцессора не изменяется;
- 5. Как располагается затвор у finFET?
 - а. затвор загибается вокруг плавника с трёх сторон;
 - b. затвор загибается вокруг плавника с одной стороны;
 - с. затвор загибается вокруг плавника с двух сторон;
 - d. затвор загибается вокруг плавника с четырех сторон;
- 6. Для чего нужен HDIP корпус?
 - а. для обеспечения большего теплорассеивания;
 - b. для обеспечения большей скорости работы;
 - с. для обеспечения большей помехозащищенности;
 - d. для обеспечения радиационной стойкости;
- 7. Где располагаются выводы у BGA корпуса?
 - а. снизу корпуса;
 - b. сверху корпуса;
 - с. с левой стороны корпуса;
 - d. с правой стороны корпуса;
- 8. В чем отличается программа, написанная для процессора, от программы, написанной для ПЛИС?
 - а. Программа для ПЛИС выполняется параллельно, а у процессора последовательно;
 - b. Программа для процессора выполняется параллельно, а у ПЛИС последовательно;
 - с. Программы для ПЛИС и процессора выполняются параллельно;
 - d. Программы для ПЛИС и процессора выполняются последовательно;

- 9. Базовые матричные кристаллы могут программироваться
 - а. только на заводе-изготовителе;
 - b. только на заводе-потребителе;
 - с. как на заводе-изготовителе, так и на заводе-потребителе;
 - d. не программируются;
- 10. Первые ПЛИС ...
 - а. старше процессоров;
 - b. младше процессоров;
 - с. появились одинаково с процессорами;
 - d. являлись неотъемлимой частью процессоров;
- 11. FPGA это ...
 - а. программируемая пользователем вентильная матрица;
 - в. программируемая пользователем транзисторная матрица;
 - с. программируемая пользователем диодная матрица;
 - d. программируемая пользователем резистивная матрица;
- 12. Что такое CLB?
 - а. программируемые логические блоки;
 - b. программируемые цифровые блоки;
 - с. программируемые аналоговые блоки;
 - d. программируемые логарифмические блоки;
- 13. По сравнению с FPGA микросхемы ASIC?
 - а. более затратны при разработке;
 - более гибкие при программировании;
 - с. могут программироваться только на языке С++;
 - d. более легкая в разработке;
- 14. В fuse-технологии программирование строится?
 - а. за счет пережигания плавких вставок;
 - b. за счет наращивания вставок;
 - с. за счет поляризации вставок;
 - d. за счет заряда конденсатора;
- 15. Какие основные типы Flash-памяти существуют?
 - a. NAND, NOR;
 - b. AND, OR;
 - c. NAND, NXOR;
 - d. NAND, XOR;
- 16. При 95% распараллеливании программы максимальное теоретическое ускорение составит
 - а. не более 20:
 - b. не более 95;
 - с. не более 2;
 - d. не более 10;
- 17. Крупнейшие производители ПЛИС это ...
 - a. Altera, Xilinx;
 - b. Xilinx, Actel;
 - c. Altera, Atmel;
 - d. Xilinx, Achronix;
- 18. Какие в настоящий момент времени существуют основные языки описания аппаратуры?
 - a. System Verilog, VHDL;
 - b. System Verilog, VHDL, C++;
 - c. System Verilog, Java;
 - d. System Verilog, VHDL, C++, Java;
- 19. В каком языке описания аппаратуры применяется оператор assign?
 - a. System Verilog;
 - b. VHDL;
 - c. C++;
 - d. Java;
- 20. Каким символом описывается битовая операция AND в System Verilog?
 - a. &;

```
b. |;
c. ^;
d. ~;
```

9.1.3. Примерный перечень вариантов (заданий) контрольных работ

```
1. При синхронной схеме изменение выходного состояния происходит
   а) при наличии синхроимпульса;
   b) при непосредственном изменении входных параметров;
   с) не влияет:
   d) при наличии сигнала сброса;
2. При асинхронной схеме изменение выходного состояния происходит
   а) при непосредственном изменении входных параметров;
   b) при наличии синхроимпульса;
   с) не влияет;
   d) при наличии сигнала сброса;
3. Идиома ниже описывает:
   module primer(input logic a, b, cin, output logic s, cout);
   logic p, g;
   always_comb
   begin
   p = a \wedge b;
   g = a \& b:
   s = p \wedge cin;
   cout = g | (p \& cin);
   end
   endmodule
   а) полный сумматор;
   b) полусумматор;
   с) АЛУ;
   d) pgs-триггер;
4. В операторе always знак равенства = означает ...., а \leq означает ....
   а) блокирующее, неблокирующее;
   b) неблокирующее, блокирующее;
   с) неблокирующее, переменного;
   d) неблокирующее, условное;
5. В операторе process := означает ...., а <= означает ....
   а) блокирующее, неблокирующее;
   b) неблокирующее, блокирующее;
   с) неблокирующее, переменного;
   d) неблокирующее, условное;
6. Идиома ниже описывает?
   module project (input logic [3:0] data, output logic [6:0] segments);
   always comb
   case(data)
   0: segments = 7'b111_1110;
   1: segments = 7'b011 0000;
   2: segments = 7'b110^{-}1101;
   3: segments = 7'b111 1001;
   4: segments = 7'b011 0011;
   5: segments = 7'b101 1011;
   6: segments = 7'b101 11111;
   7: segments = 7'b111 0000;
   8: segments = 7'b111 11111;
   9: segments = 7'b111 0011;
   default: segments = 7'b000 0000;
   endcase
```

endmodule

- а) семисегментный индикатор; b) девятисегментный индикатор; с) четырехсегментный индикатор; d) шестисегментный индикатор; 7. Идиома ниже описывает? library IEEE; use IEEE.STD LOGIC 1164.all; entity project is port(a: in STD LOGIC VECTOR(2 downto 0); y: out STD_LOGIC_VECTOR(7 downto 0)); architecture synth of project is begin process(all) begin case a is when "000" => $v \le 00000001$ "; when "001" => y <= "00000010"; when "010" \Rightarrow y \leq "00000100"; when "011" => $y \le 00001000$ "; when "100" => y <= "00010000"; when "101" => y <= "00100000"; when "110" \Rightarrow y \leq "01000000"; when "111" \Rightarrow v \leq "100000000": when others \Rightarrow y \leq "XXXXXXXX"; end case; end process; end; а) дешифратор 3:8; b) мультиплексор 3:8;
 - с) дешифратор 2:7;
 - d) мультиплексор 2:7;
- 8. Что означает знаки вопроса в нижнем фрагменте кода?

```
4'b1???: y = 4'b1000;
```

- а) незначащие биты;
- b) неизвестные биты;
- с) неактуальные биты;
- d) неинициализированные биты;
- 9. Прямое кодирование это...
 - а) кодирование при котором только в одном из разрядов содержится логическая единица в любой момент времени;
 - b) кодирование при котором только во всех разрядах содержатся логические единицы в любой момент времени;
 - с) кодирование при котором только в одном из разрядов содержится логический ноль в любой момент времени;
 - d) кодирование при котором только во всех разрядах содержатся логические нули в любой момент времени;
- 10. При прямом кодировании с помощью четырех разрядов можно запрограммировать
 - а) максимально четыре состояния;
 - b) максимально пять состояний;
 - с) максимально шестнадцать состояний;
 - d) минимально пять состояний;

9.2. Методические рекомендации

Учебный материал излагается в форме, предполагающей самостоятельное мышление студентов, самообразование. При этом самостоятельная работа студентов играет решающую роль в ходе всего учебного процесса.

Начать изучение дисциплины необходимо со знакомства с рабочей программой, списком учебно-методического и программного обеспечения. Самостоятельная работа студента включает

работу с учебными материалами, выполнение контрольных мероприятий, предусмотренных учебным планом.

В процессе изучения дисциплины для лучшего освоения материала необходимо регулярно обращаться к рекомендуемой литературе и источникам, указанным в учебных материалах; пользоваться через кабинет студента на сайте Университета образовательными ресурсами электронно-библиотечной системы, а также общедоступными интернет-порталами, содержащими научно-популярные и специализированные материалы, посвященные различным аспектам учебной дисциплины.

При самостоятельном изучении тем следуйте рекомендациям:

- чтение или просмотр материала осуществляйте со скоростью, достаточной для индивидуального понимания и освоения материала, выделяя основные идеи; на основании изученного составить тезисы. Освоив материал, попытаться соотнести теорию с примерами из практики;
- если в тексте встречаются незнакомые или малознакомые термины, следует выяснить их значение для понимания дальнейшего материала;
 - осмысливайте прочитанное и изученное, отвечайте на предложенные вопросы.

Студенты могут получать индивидуальные консультации, в т.ч. с использованием средств телекоммуникации.

По дисциплине могут проводиться дополнительные занятия, в т.ч. в форме вебинаров. Расписание вебинаров и записи вебинаров публикуются в электронном курсе по дисциплине.

9.3. Требования к оценочным материалам для лиц с ограниченными возможностями здоровья и инвалидов

Для лиц с ограниченными возможностями здоровья и инвалидов предусмотрены дополнительные оценочные материалы, перечень которых указан в таблице 9.4.

Таблица 9.4 – Дополнительные материалы оценивания для лиц с ограниченными возможностями здоровья и инвадилов

эможностями эдоровых и и	пралидов		
Категории обучающихся	Виды дополнительных оценочных	Формы контроля и оценки	
категории обу шощихся	материалов	результатов обучения	
С нарушениями слуха	Тесты, письменные	Преимущественно письменная	
	самостоятельные работы, вопросы	проверка	
	к зачету, контрольные работы		
С нарушениями зрения	Собеседование по вопросам к	Преимущественно устная	
	зачету, опрос по терминам	проверка (индивидуально)	
С нарушениями опорно-	Решение дистанционных тестов,	Преимущественно	
двигательного аппарата	контрольные работы, письменные	ие дистанционными методами	
	самостоятельные работы, вопросы		
	к зачету		
С ограничениями по	Тесты, письменные	Преимущественно проверка	
общемедицинским	самостоятельные работы, вопросы	методами, определяющимися	
показаниям	к зачету, контрольные работы,	исходя из состояния	
	устные ответы	обучающегося на момент	
		проверки	

9.4. Методические рекомендации по оценочным материалам для лиц с ограниченными возможностями здоровья и инвалидов

Для лиц с ограниченными возможностями здоровья и инвалидов предусматривается доступная форма предоставления заданий оценочных средств, а именно:

- в печатной форме;
- в печатной форме с увеличенным шрифтом;
- в форме электронного документа;
- методом чтения ассистентом задания вслух;
- предоставление задания с использованием сурдоперевода.

Лицам с ограниченными возможностями здоровья и инвалидам увеличивается время на

подготовку ответов на контрольные вопросы. Для таких обучающихся предусматривается доступная форма предоставления ответов на задания, а именно:

- письменно на бумаге;
- набор ответов на компьютере;
- набор ответов с использованием услуг ассистента;
- представление ответов устно.

Процедура оценивания результатов обучения лиц с ограниченными возможностями здоровья и инвалидов по дисциплине предусматривает предоставление информации в формах, адаптированных к ограничениям их здоровья и восприятия информации:

Для лиц с нарушениями зрения:

- в форме электронного документа;
- в печатной форме увеличенным шрифтом.

Для лиц с нарушениями слуха:

- в форме электронного документа;
- в печатной форме.

Для лиц с нарушениями опорно-двигательного аппарата:

- в форме электронного документа;
- в печатной форме.

При необходимости для лиц с ограниченными возможностями здоровья и инвалидов процедура оценивания результатов обучения может проводиться в несколько этапов.

ЛИСТ СОГЛАСОВАНИЯ

Рассмотрена и одобрена на заседании кафедры ПрЭ протокол № 24 от «_8_» _ 11 _ 2023 г.

СОГЛАСОВАНО:

Должность	Инициалы, фамилия	Подпись
Заведующий выпускающей каф. ПрЭ	С.Г. Михальченко	Согласовано, 706957f1-d2eb-4f94- b533-6139893cfd5a
Заведующий обеспечивающей каф. ПрЭ	С.Г. Михальченко	Согласовано, 706957f1-d2eb-4f94- b533-6139893cfd5a
Начальник учебного управления	И.А. Лариошина	Согласовано, c3195437-a02f-4972- a7c6-ab6ee1f21e73
ЭКСПЕРТЫ:		
Старший преподаватель, каф. ТЭО	А.В. Гураков	Согласовано, 4bfa5749-993c-4879- adcf-c25c69321c91
Доцент, каф. ПрЭ	Д.О. Пахмурин	Согласовано, се9е048a-2a49-44a0- b2ab-bc9421935400
РАЗРАБОТАНО:		
Доцент, каф. ПрЭ	В.И. Апасов	Разработано, 5f4068df-297a-465e- ad6d-accfbcbbbbdc