МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ

Федеральное государственное бюджетное образовательное учреждение высшего образования

«ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ
УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ»
(ТУСУР)

УТВЕРЖДАЮ
Проректор по учебной работе
_____П.В. Сенченко
«23» _____12_____ 2020 г.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ

ПРОГРАММИРОВАНИЕ ПЛИС

Уровень образования: **высшее образование - магистратура**
Направление подготовки / специальность: **27.04.04 Управление в технических системах**
Направленность (профиль) / специализация: **Управление и автоматизация технологических процессов и производств**
Форма обучения: **очная**
Факультет: **Факультет вычислительных систем (ФВС)**
Кафедра: **Кафедра компьютерных систем в управлении и проектировании (КСУП)**
Курс: **2**
Семестр: **3**
Учебный план набора 2021 года

Объем дисциплины и виды учебной деятельности

Виды учебной деятельности	3 семестр	Всего	Единицы
Лекционные занятия	18	18	часов
Лабораторные занятия	18	18	часов
Самостоятельная работа	144	144	часов
Подготовка и сдача экзамена	36	36	часов
Общая трудоемкость (включая промежуточную аттестацию)	216	216	часов
	6	6	з.е.

Формы промежуточной аттестация	Семестр
Экзамен	3

Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Сенченко П.В.
Должность: Проректор по УР
Дата подписания: 23.12.2020
Уникальный программный ключ:
a1119608-cdff-4455-b54e-5235117c185c

Томск

Согласована на портале № 60568

1. Общие положения

1.1. Цели дисциплины

1. Изучение архитектуры и схемотехники современных программируемых логических интегральных схем, принципов проектирования цифровых схем с использованием ПЛИС, методов и средств отладки таких схем, языка проектирования цифровых устройств Verilog HDL, получение практических навыков в разработке цифровых устройств и оформление научно-технической документации по результатам проектирования на базе ПЛИС.

1.2. Задачи дисциплины

1. Выработка у обучающихся умения понимать основные проблемы в своей предметной области, выбирать методы и средства их решения на базе ПЛИС.
2. Фундаментальная подготовка студентов в области проектирования устройств электроники и наноэлектроники на ПЛИС.
3. Приобретение студентами умений в области проектирования цифровых схем на базе ПЛИС с использованием языка описания цифровых устройств Verilog HDL.
4. Изучение методов верификации работы модулей, устройств и систем электроники и наноэлектроники на основе ПЛИС.
5. Получение навыков проектирования микропроцессорных систем с заданной функциональностью и оформления научно-технической документации по результатам проектирования МПС на базе ПЛИС.

2. Место дисциплины в структуре ОПОП

Блок дисциплин: Б1. Дисциплины (модули).
Часть блока дисциплин: Часть, формируемая участниками образовательных отношений.
Модуль дисциплин: Модуль направленности (профиля) (major).
Индекс дисциплины: Б1.В.01.05.
Реализуется с применением электронного обучения, дистанционных образовательных технологий.

3. Перечень планируемых результатов обучения по дисциплине, соотнесенных с индикаторами достижения компетенций

Процесс изучения дисциплины направлен на формирование следующих компетенций в соответствии с ФГОС ВО и основной образовательной программой (таблица 3.1):
Таблица 3.1 – Компетенции и индикаторы их достижения

Компетенция	Индикаторы достижения компетенции	Планируемые результаты обучения по дисциплине
Универсальные компетенции		
-	-	-
Общепрофессиональные компетенции		
-	-	-
Профессиональные компетенции		

Согласована на портале № 60568

ПКС-1. Способен проектировать, разрабатывать элементы и системы управления технологическими процессами	ПКС-1.1. Знает элементы и системы управления технологическими процессами	Знает элементы и системы управления технологическими процессами, построенные на базе ПЛИС
	ПКС-1.2. Умеет проектировать, разрабатывать элементы и системы управления технологическими процессами	Умеет проектировать, разрабатывать элементы и системы управления технологическими процессами на базе ПЛИС в системе Verilog HDL
	ПКС-1.3. Владеет навыками проектирования, разработки элементов и систем управления технологическими процессами	Владеет навыками проектирования, разработки элементов и систем управления технологическими процессами на базе ПЛИС

4. Объем дисциплины в зачетных единицах с указанием количества академических часов, выделенных на контактную работу обучающихся с преподавателем и на самостоятельную работу обучающихся

Общая трудоемкость дисциплины составляет 6 зачетных единиц, 216 академических часов.

Распределение трудоемкости дисциплины по видам учебной деятельности представлено в таблице 4.1.

Таблица 4.1 – Трудоемкость дисциплины по видам учебной деятельности

Виды учебной деятельности	Всего часов	Семестры
		3 семестр
Контактная аудиторная работа обучающихся с преподавателем, всего	36	36
Лекционные занятия	18	18
Лабораторные занятия	18	18
Самостоятельная работа обучающихся, в т.ч. контактная внеаудиторная работа обучающихся с преподавателем, всего	144	144
Подготовка к тестированию	108	108
Подготовка к лабораторной работе, написание отчета	36	36
Подготовка и сдача экзамена	36	36
Общая трудоемкость (в часах)	216	216
Общая трудоемкость (в з.е.)	6	6

5. Структура и содержание дисциплины

5.1. Разделы (темы) дисциплины и виды учебной деятельности

Структура дисциплины по разделам (темам) и видам учебной деятельности приведена в таблице 5.1.

Таблица 5.1 – Разделы (темы) дисциплины и виды учебной деятельности

Названия разделов (тем) дисциплины	Лек. зан., ч	Лаб. раб.	Сам. раб., ч	Всего часов (без экзамена)	Формируемые компетенции
3 семестр					
1 ПЛИС и ПАИС, их место в мире интегральных схем, в мире электроники	2	-	12	14	ПКС-1

Согласована на портале № 60568

2 Архитектуры ПЛИС. Особенности и отличия. Массив из логических элементов (макроячеек, логических блоков), блоки входа-выхода (IO), линии связи между ними и устройство управления связями	2	-	12	14	ПКС-1
3 Обзор современного рынка программируемых матриц. Фирмы, характеристики, возможности	2	-	12	14	ПКС-1
4 Языки описания аппаратуры. Введение в Verilog HDL	2	2	20	24	ПКС-1
5 Уровни абстракции. Вентильное описание устройств на языке Verilog	2	-	12	14	ПКС-1
6 Функциональное описание устройств на языке Verilog HDL	2	4	18	24	ПКС-1
7 Особенности описания комбинационных и последовательностных устройств. Соединение модулей на языке Verilog	2	4	18	24	ПКС-1
8 Симуляция цифровых схем. Основы построения Тестбенчей. Тестбенчи с самодиагностикой схемы.	2	4	20	26	ПКС-1
9 Построение стандартных типовых блоков на ПЛИС.	2	4	20	26	ПКС-1
Итого за семестр	18	18	144	180	
Итого	18	18	144	180	

5.2. Содержание разделов (тем) дисциплины

Содержание разделов (тем) дисциплины (в т.ч. по лекциям) приведено в таблице 5.2.

Таблица 5.2 – Содержание разделов (тем) дисциплины (в т.ч. по лекциям)

Названия разделов (тем) дисциплины	Содержание разделов (тем) дисциплины (в т.ч. по лекциям)	Трудоемкость (лекционные занятия), ч	Формируемые компетенции
3 семестр			
1 ПЛИС и ПАИС, их место в мире интегральных схем, в мире электроники	Общие сведения о цифровых логических интегральных схемах. Программируемые логические матрицы. Сложные программируемые логические интегральные схемы. Базовые матричные кристаллы. Программируемые пользователем вентильные матрицы. Аппаратная структура системы на кристалле. Программируемые аналоговые интегральные схемы. Программируемые матрицы смешанной архитектуры.	2	ПКС-1
	Итого	2	

Согласована на портале № 60568

2 Архитектуры ПЛИС. Особенности и отличия. Массив из логических элементов (макроячеек, логических блоков), блоки входа-выхода (IO), линии связи между ними и устройство управления связями	Архитектура ПЛИС. Основные принципы построения цифровых схем на кристалле программируемой логики.	2	ПКС-1
	Итого	2	
3 Обзор современного рынка программируемых матриц. Фирмы, характеристики, возможности	Xilinx, Altera, Lattice Semiconductor, Actel, Atmel, Nallatech, Mitrionics, Alpha Data, QuickLogic, Achronix Semiconductor, MathStar, Rapid Prototypes, National Instruments, Sun Microsystems, SGI, Cray, MNB Technologies, CPU Tech, Exegy, Celoxica, XtremeData, Plurality. НИИ МВС, ФГУП "НИИ КВАНТ", Инлайн Груп, Эфо, ИТМИВТ, Высокотехнологичные системы, НПП "Цифровые решения", DeverSYS,	2	ПКС-1
	Итого	2	
4 Языки описания аппаратуры. Введение в Verilog HDL	Обзор САПР для FPGA. Симуляция, верификация, косимуляция. Прототипирование. Цифровой синтез. Языки программирования для цифрового синтеза. Основные сходства и отличительные особенности языков описания аппаратуры. Verilog, System Verilog, VHDL, SystemC. RTL-описание проекта. Перенос проектов с платформы FPGA на ASIC. Особенности программирования ПЛИС. Языки описания аппаратуры. Основные принципы построения логических блоков.	2	ПКС-1
	Итого	2	
5 Уровни абстракции. Вентильное описание устройств на языке Verilog	Уровни абстракции архитектуры ПЛИС. Вентильное описание устройств на языке Verilog. Соответствующие уровни абстракции процесса программирования ПЛИС и ПАИС	2	ПКС-1
	Итого	2	
6 Функциональное описание устройств на языке Verilog HDL	Языки описания цифровых устройств (Hardware Description Languages - HDL). Основы синтаксиса языка Verilog. Основные операторы. Основы написания программ. Структурное описание схем. Поведенческое описание схем. Основные операторы. Основы написания программ.	2	ПКС-1
	Итого	2	

Согласована на портале № 60568

7 Особенности описания комбинационных и последовательностных устройств. Соединение модулей на языке Verilog	Структурное описание схем. Поведенческое описание схем. Основной цикл проектирования систем на кристалле. Потенциальные и импульсные сигналы, переходные процессы в цифровых схемах, комбинационные, синхронные, асинхронные схемы. Простейшие цифровые устройства (триггеры, компараторы, мультиплексоры/демультиплексоры, шифраторы/дешифраторы, регистры, счетчики и т.д.)	2	ПКС-1
	Итого	2	
8 Симуляция цифровых схем. Основы построения Тестбенчей. Тестбенчи с самодиагностикой схемы.	Функциональная верификация HDLописаний. Тестирование модулей на языке Verilog. PLI/VPI, DPI. Выполнение тестбенчей написанных на сторонних языках в Verilog.	2	ПКС-1
	Итого	2	
9 Построение стандартных типовых блоков на ПЛИС.	Программирование абстрактного логического выражения. Мультиплексор, демультиплексор, сумматор, шифратор, дешифратор, компаратор. Т-триггер, D-триггер, JK-триггер. Счетчики, модуль памяти RAM. Цифровой фильтр.	2	ПКС-1
	Итого	2	
Итого за семестр		18	
Итого		18	

5.3. Практические занятия (семинары)

Не предусмотрено учебным планом

5.4. Лабораторные занятия

Наименование лабораторных работ приведено в таблице 5.4.

Таблица 5.4 – Наименование лабораторных работ

Названия разделов (тем) дисциплины	Наименование лабораторных работ	Трудоемкость, ч	Формируемые компетенции
3 семестр			
4 Языки описания аппаратуры. Введение в Verilog HDL	Изучение среды проектирования Verilog HDL, построение простейших функциональных блоков и цифровых логических схем, моделирование логической функции	2	ПКС-1
	Итого	2	

Согласована на портале № 60568

6 Функциональное описание устройств на языке Verilog HDL	Изучение функциональных блоков, построение цифровых логических схем, освоение принципов увеличения разрядности устройств и использованием дешифратора, мультиплексора, демультиплексора, сумматора, вычитателя.	4	ПКС-1
	Итого	4	
7 Особенности описания комбинационных и последовательностных устройств. Соединение модулей на языке Verilog	Изучение функциональных блоков построение цифровых логических схем, освоение принципов увеличения разрядности устройств при помощи простейшего арифметико-логического устройства, шифратора, приоритетного шифратора, семисегментного дешифратора, многоканального компаратора.	4	ПКС-1
	Итого	4	
8 Симуляция цифровых схем. Основы построения Тестбенчей. Тестбенчи с самодиагностикой схемы.	Изучение работы двоичных и двоично-десятичных счетчиков, получение схем, обеспечивающих получение заданного коэффициента счета для увеличения разрядности с проверкой (тестбенч) работоспособности каждой схемы в симуляторе и на плате.	4	ПКС-1
	Итого	4	
9 Построение стандартных типовых блоков на ПЛИС.	Освоение принципов работы регистров и элементов памяти, изучение основ увеличения логической емкости схемы путем соединения нескольких элементов памяти, создание и тестирование работы в симуляторе регистров: регистра защелки и сдвигового регистра.	4	ПКС-1
	Итого	4	
Итого за семестр		18	
Итого		18	

5.5. Курсовой проект / курсовая работа

Не предусмотрено учебным планом

5.6. Самостоятельная работа

Виды самостоятельной работы, трудоемкость и формируемые компетенции представлены в таблице 5.6.

Таблица 5.6 – Виды самостоятельной работы, трудоемкость и формируемые компетенции

Названия разделов (тем) дисциплины	Виды самостоятельной работы	Трудоемкость, ч	Формируемые компетенции	Формы контроля

Согласована на портале № 60568

3 семестр				
1 ПЛИС и ПАИС, их место в мире интегральных схем, в мире электроники	Подготовка к тестированию	12	ПКС-1	Тестирование
	Итого	12		
2 Архитектуры ПЛИС. Особенности и отличия. Массив из логических элементов (макроячеек, логических блоков), блоки входа-выхода (IO), линии связи между ними и устройство управления связями	Подготовка к тестированию	12	ПКС-1	Тестирование
	Итого	12		
3 Обзор современного рынка программируемых матриц. Фирмы, характеристики, возможности	Подготовка к тестированию	12	ПКС-1	Тестирование
	Итого	12		
4 Языки описания аппаратуры. Введение в Verilog HDL	Подготовка к тестированию	12	ПКС-1	Тестирование
	Подготовка к лабораторной работе, написание отчета	8	ПКС-1	Лабораторная работа
	Итого	20		
5 Уровни абстракции. Вентильное описание устройств на языке Verilog	Подготовка к тестированию	12	ПКС-1	Тестирование
	Итого	12		
6 Функциональное описание устройств на языке Verilog HDL	Подготовка к тестированию	12	ПКС-1	Тестирование
	Подготовка к лабораторной работе, написание отчета	6	ПКС-1	Лабораторная работа
	Итого	18		
7 Особенности описания комбинационных и последовательностных устройств. Соединение модулей на языке Verilog	Подготовка к тестированию	12	ПКС-1	Тестирование
	Подготовка к лабораторной работе, написание отчета	6	ПКС-1	Лабораторная работа
	Итого	18		
8 Симуляция цифровых схем. Основы построения Тестбенчей. Тестбенчи с самодиагностикой схемы.	Подготовка к тестированию	12	ПКС-1	Тестирование
	Подготовка к лабораторной работе, написание отчета	8	ПКС-1	Лабораторная работа
	Итого	20		

Согласована на портале № 60568

9 Построение стандартных типовых блоков на ПЛИС.	Подготовка к тестированию	12	ПКС-1	Тестирование
	Подготовка к лабораторной работе, написание отчета	8	ПКС-1	Лабораторная работа
	Итого	20		
Итого за семестр		144		
	Подготовка и сдача экзамена	36		Экзамен
Итого		180		

5.7. Соответствие компетенций, формируемых при изучении дисциплины, и видов учебной деятельности

Соответствие компетенций, формируемых при изучении дисциплины, и видов учебной деятельности представлено в таблице 5.7.

Таблица 5.7 – Соответствие компетенций, формируемых при изучении дисциплины, и видов занятий

Формируемые компетенции	Виды учебной деятельности			Формы контроля
	Лек. зан.	Лаб. раб.	Сам. раб.	
ПКС-1	+	+	+	Лабораторная работа, Тестирование, Экзамен

6. Рейтинговая система для оценки успеваемости обучающихся

6.1. Балльные оценки для форм контроля

Балльные оценки для форм контроля представлены в таблице 6.1.

Таблица 6.1 – Балльные оценки

Формы контроля	Максимальный балл на 1-ую КТ с начала семестра	Максимальный балл за период между 1КТ и 2КТ	Максимальный балл за период между 2КТ и на конец семестра	Всего за семестр
3 семестр				
Лабораторная работа	10	10	10	30
Тестирование	13	13	14	40
Экзамен				30
Итого максимум за период	23	23	24	100
Нарастающим итогом	23	46	70	100

6.2. Пересчет баллов в оценки за текущий контроль

Пересчет баллов в оценки за текущий контроль представлен в таблице 6.2.

Таблица 6.2 – Пересчет баллов в оценки за текущий контроль

Баллы на дату текущего контроля	Оценка
≥ 90% от максимальной суммы баллов на дату ТК	5
От 70% до 89% от максимальной суммы баллов на дату ТК	4
От 60% до 69% от максимальной суммы баллов на дату ТК	3
< 60% от максимальной суммы баллов на дату ТК	2

6.3. Пересчет суммы баллов в традиционную и международную оценку

Пересчет суммы баллов в традиционную и международную оценку представлен в таблице

Согласована на портале № 60568

6.3.

Таблица 6.3 – Пересчет суммы баллов в традиционную и международную оценку

Оценка	Итоговая сумма баллов, учитывает успешно сданный экзамен	Оценка (ECTS)
5 (отлично) (зачтено)	90 – 100	A (отлично)
4 (хорошо) (зачтено)	85 – 89	B (очень хорошо)
	75 – 84	C (хорошо)
	70 – 74	D (удовлетворительно)
3 (удовлетворительно) (зачтено)	65 – 69	
	60 – 64	E (посредственно)
2 (неудовлетворительно) (не зачтено)	Ниже 60 баллов	F (неудовлетворительно)

7. Учебно-методическое и информационное обеспечение дисциплины

7.1. Основная литература

1. Наваби, З. Проектирование встраиваемых систем на ПЛИС / З. Наваби ; перевод с английского В. В. Соловьева. — Москва : ДМК Пресс, 2016. — 464 с. — ISBN 978-5-97060-174-7 [Электронный ресурс]: — Режим доступа: https://e.lanbook.com/book/73058.

2. Зотов В. Ю. Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы XILINX®. - М.: Горячая линия-Телеком, 2006. - 519 с (наличие в библиотеке ТУСУР - 41 экз.).

7.2. Дополнительная литература

1. Элементная база электронных компонентов РЭС: Учебное пособие к курсовому проектированию / Ю. П. Кобрин - 2018. 64 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/7904.

2. Учебное пособие «Микроэлектроника» : Для направления подготовки 210100.62 «Электроника и наноэлектроника». Профиль: «Промышленная электроника» / Н. С. Легостаев - 2013. 172 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/4280.

3. Цифровые системы передачи: Учебное пособие / В. М. Винокуров - 2012. 160 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/1408.

7.3. Учебно-методические пособия

7.3.1. Обязательные учебно-методические пособия

1. Современные проблемы электроники: Методические указания для проведения практических занятий и самостоятельной работы / М. А. Костина - 2022. 15 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/9585.

2. Программирование ПЛИС: Методические указания по выполнению студентами лабораторных работ / М. А. Костина - 2022. 8 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/9574.

3. Программирование логических интегральных схем: Методические указания к лабораторным работам / Я. В. Крюков, Д. А. Покаместов, Ж. Т. Эрдынеев - 2014. 51 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/3898.

4. Программирование логических интегральных схем: Учебное методическое пособие / Д. А. Покаместов, Я. В. Крюков, Ж. Т. Эрдынеев - 2021. 101 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/9628.

5. Основы проектирования систем на кристалле: Методические рекомендации к лабораторным работам / О. Г. Пономарёв - 2011. 66 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/571.

6. Основы проектирования систем на кристалле. Часть II: Методические рекомендации к практическим занятиям / О. Г. Пономарёв - 2011. 43 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/572.

Согласована на портале № 60568

7. Основы проектирования систем на кристалле: Методические рекомендации к лабораторным работам, практическим занятиям и самостоятельной работе / О. Г. Пономарёв - 2012. 130 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/2530.

7.3.2. Учебно-методические пособия для лиц с ограниченными возможностями здоровья и инвалидов

Учебно-методические материалы для самостоятельной и аудиторной работы обучающихся из числа лиц с ограниченными возможностями здоровья и инвалидов предоставляются в формах, адаптированных к ограничениям их здоровья и восприятия информации.

Для лиц с нарушениями зрения:

– в форме электронного документа;

– в печатной форме увеличенным шрифтом.

Для лиц с нарушениями слуха:

– в форме электронного документа;

– в печатной форме.

Для лиц с нарушениями опорно-двигательного аппарата:

– в форме электронного документа;

– в печатной форме.

7.4. Современные профессиональные базы данных и информационные справочные системы

1. При изучении дисциплины рекомендуется обращаться к современным базам данных, информационно-справочным и поисковым системам, к которым у ТУСУРа открыт доступ: https://lib.tusur.ru/ru/resursy/bazy-dannyh.

8. Материально-техническое и программное обеспечение дисциплины

8.1. Материально-техническое и программное обеспечение для лекционных занятий

Для проведения занятий лекционного типа, групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации используется учебная аудитория с достаточным количеством посадочных мест для учебной группы, оборудованная доской и стандартной учебной мебелью. Имеются мультимедийное оборудование и учебно-наглядные пособия, обеспечивающие тематические иллюстрации по лекционным разделам дисциплины.

8.2. Материально-техническое и программное обеспечение для лабораторных работ

Учебная аудитория: учебная аудитория для проведения занятий практического типа, учебная аудитория для проведения занятий семинарского типа, помещение для проведения групповых и индивидуальных консультаций, помещение для проведения текущего контроля и промежуточной аттестации, помещение для самостоятельной работы; 634034, Томская область, г. Томск, Вершинина улица, д. 74, 331 ауд.

Описание имеющегося оборудования:

- Комплект специализированной учебной мебели;
- Рабочее место преподавателя.

8.3. Материально-техническое и программное обеспечение для самостоятельной работы

Для самостоятельной работы используются учебные аудитории (компьютерные классы), расположенные по адресам:

- 634050, Томская область, г. Томск, Ленина проспект, д. 40, 233 ауд.;
- 634045, Томская область, г. Томск, ул. Красноармейская, д. 146, 201 ауд.;
- 634034, Томская область, г. Томск, Вершинина улица, д. 47, 126 ауд.;
- 634034, Томская область, г. Томск, Вершинина улица, д. 74, 207 ауд.

Описание имеющегося оборудования:

- учебная мебель;
- компьютеры;
- компьютеры подключены к сети «Интернет» и обеспечивают доступ в электронную информационно-образовательную среду ТУСУРа.

Согласована на портале № 60568

Перечень программного обеспечения:
- Microsoft Windows;
- OpenOffice;
- Kaspersky Endpoint Security 10 для Windows;
- 7-Zip;
- Google Chrome.

8.4. Материально-техническое обеспечение дисциплины для лиц с ограниченными возможностями здоровья и инвалидов

Освоение дисциплины лицами с ограниченными возможностями здоровья и инвалидами осуществляется с использованием средств обучения общего и специального назначения.

При занятиях с обучающимися с **нарушениями слуха** предусмотрено использование звукоусиливающей аппаратуры, мультимедийных средств и других технических средств приема/передачи учебной информации в доступных формах, мобильной системы преподавания для обучающихся с инвалидностью, портативной индукционной системы. Учебная аудитория, в которой занимаются обучающиеся с нарушением слуха, оборудована компьютерной техникой, аудиотехникой, видеотехникой, электронной доской, мультимедийной системой.

При занятиях с обучающимися с **нарушениями зрения** предусмотрено использование в лекционных и учебных аудиториях возможности просмотра удаленных объектов (например, текста на доске или слайда на экране) при помощи видеоувеличителей для комфортного просмотра.

При занятиях с обучающимися с **нарушениями опорно-двигательного аппарата** используются альтернативные устройства ввода информации и другие технические средства приема/передачи учебной информации в доступных формах, мобильной системы обучения для людей с инвалидностью.

9. Оценочные материалы и методические рекомендации по организации изучения дисциплины

9.1. Содержание оценочных материалов для текущего контроля и промежуточной аттестации

Для оценки степени сформированности и уровня освоения закрепленных за дисциплиной компетенций используются оценочные материалы, представленные в таблице 9.1.

Таблица 9.1 – Формы контроля и оценочные материалы

Названия разделов (тем) дисциплины	Формируемые компетенции	Формы контроля	Оценочные материалы (ОМ)
1 ПЛИС и ПАИС, их место в мире интегральных схем, в мире электроники	ПКС-1	Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
2 Архитектуры ПЛИС. Особенности и отличия. Массив из логических элементов (макроячеек, логических блоков), блоки входа-выхода (IO), линии связи между ними и устройство управления связями	ПКС-1	Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
3 Обзор современного рынка программируемых матриц. Фирмы, характеристики, возможности	ПКС-1	Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов

Согласована на портале № 60568

4 Языки описания аппаратуры. Введение в Verilog HDL	ПКС-1	Лабораторная работа	Темы лабораторных работ
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
5 Уровни абстракции. Вентильное описание устройств на языке Verilog	ПКС-1	Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
6 Функциональное описание устройств на языке Verilog HDL	ПКС-1	Лабораторная работа	Темы лабораторных работ
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
7 Особенности описания комбинационных и последовательностных устройств. Соединение модулей на языке Verilog	ПКС-1	Лабораторная работа	Темы лабораторных работ
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
8 Симуляция цифровых схем. Основы построения Тестбенчей. Тестбенчи с самодиагностикой схемы.	ПКС-1	Лабораторная работа	Темы лабораторных работ
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
9 Построение стандартных типовых блоков на ПЛИС.	ПКС-1	Лабораторная работа	Темы лабораторных работ
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов

Шкала оценки сформированности отдельных планируемых результатов обучения по дисциплине приведена в таблице 9.2.

Таблица 9.2 – Шкала оценки сформированности планируемых результатов обучения по дисциплине

Оценка	Баллы за ОМ	Формулировка требований к степени сформированности планируемых результатов обучения		
		знать	уметь	владеть
2 (неудовлетворительно)	< 60% от максимальной суммы баллов	отсутствие знаний или фрагментарные знания	отсутствие умений или частично освоенное умение	отсутствие навыков или фрагментарные применение навыков

Согласована на портале № 60568

3 (удовлетворительно)	от 60% до 69% от максимальной суммы баллов	общие, но не структурированные знания	в целом успешно, но не систематически осуществляемое умение	в целом успешное, но не систематическое применение навыков
4 (хорошо)	от 70% до 89% от максимальной суммы баллов	сформированные, но содержащие отдельные проблемы знания	в целом успешное, но содержащие отдельные пробелы умение	в целом успешное, но содержащие отдельные пробелы применение навыков
5 (отлично)	≥ 90% от максимальной суммы баллов	сформированные систематические знания	сформированное умение	успешное и систематическое применение навыков

Шкала комплексной оценки сформированности компетенций приведена в таблице 9.3.

Таблица 9.3 – Шкала комплексной оценки сформированности компетенций

Оценка	Формулировка требований к степени компетенции
2 (неудовлетворительно)	Не имеет необходимых представлений о проверяемом материале или Знать на уровне **ориентирования**, представлений. Обучающийся знает основные признаки или термины изучаемого элемента содержания, их отнесенность к определенной науке, отрасли или объектам, узнает в текстах, изображениях или схемах и знает, к каким источникам нужно обращаться для более детального его усвоения.
3 (удовлетворительно)	Знать и уметь на **репродуктивном** уровне. Обучающихся знает изученный элемент содержания репродуктивно: произвольно воспроизводит свои знания устно, письменно или в демонстрируемых действиях.
4 (хорошо)	Знать, уметь, владеть на **аналитическом** уровне. Зная на репродуктивном уровне, указывать на особенности и взаимосвязи изученных объектов, на их достоинства, ограничения, историю и перспективы развития и особенности для разных объектов усвоения.
5 (отлично)	Знать, уметь, владеть на **системном** уровне. Обучающийся знает изученный элемент содержания системно, произвольно и доказательно воспроизводит свои знания устно, письменно или в демонстрируемых действиях, учитывая и указывая связи и зависимости между этим элементом и другими элементами содержания дисциплины, его значимость в содержании дисциплины.

9.1.1. Примерный перечень тестовых заданий

1. Какой тип ПЛИС имеет в свой структуре только программируемую матрицу «И» и фиксированную матрицу «ИЛИ»?
   - PLA (англ. programmable logic array)
   - GAL (англ. generic array logic)
   - CPLD (англ. complex programmable logic devic)
   - FPGA (англ. field-programmable gate array)
2. При объявлении регистра reg [5:0] a = 7’b1011011; Регистр будет иметь значение:
   - 1011011;
   - 0011011;

Согласована на портале № 60568

- 1101101;
- 0101101;

3. Если программа базового конфигурирования FPGA хранится в распределённой памяти, которая выполнена на основе ячеек статического ОЗУ, требует ли она новой настройки при выключении питания?
   - да
   - нет
   - нет если она находится в flash-памяти
   - нет если она находится в режиме antifuse
4. Для передачи данных между двумя устройствами (master и slave) по интерфейсу SPI используются шины:
   - miso, mosi, sclk, en, rst;
   - miso, mosi;
   - miso, mosi, preset, sclk;
   - miso, mosi, sclk, ss;
5. Если программа базового конфигурирования FPGA хранится в энергозависимых ячейках статического ОЗУ, требует ли она новой настройки при выключении питания?
   - да
   - нет
   - нет если она находится в flash-памяти
   - нет если она находится в режиме antifuse
6. Выходы внутреннего модуля могут иметь тип:
   - как цепь, так и регистр
   - цепь
   - постоянная
   - регистр
7. Какой тип ПЛИС имеет в свой структуре например, контроллер COM-порта, USB?
   - PLA (англ. programmable logic array)
   - GAL (англ. generic array logic)
   - CPLD (англ. complex programmable logic devic)
   - FPGA (англ. field-programmable gate array)
8. Расшифруйте аббревиатуру JTAG:
   - Joint Test Action Group
   - Jail Trump And Glower
   - Jim Team Above Ground
   - Jamaica Team Action Group
9. На языке Verilog объявить массив mem из четырех 8-ми разрядных регистров можно с помощью конструкции:
   - reg [7:0] mem [3:0];
   - reg [3:0] mem [7:0];
   - reg [7:0] [3:0] r;
   - wire r [7:0] [3:0];
10. При подаче на RS триггер комбинации (S=0, R=1) происходит:
    - Установка выходного значения
    - Сброс выходного значения
    - Хранение значения
    - Это запрещенное состояние
11. Язык описания аппаратуры, используемый для описания и моделирования электронных систем.
    - Verilog HDL
    - VHDL
    - SystemC
    - FBD
12. Последовательно выполняемые операторы VHDL:
    - условный (if);
    - оператор возврата процедуры- функции (return);
    - параллельный оператор назначения сигналу <=;

Согласована на портале № 60568

- оператор присваивания переменной (:=);
- оператор условного назначения сигналу when.

13. Какая специализированная интегральная схема (в отличие от обычных интегральных схем общего назначения) применяется в конкретном устройстве и выполняют строго ограниченные функции, характерные только для данного устройства, вследствие чего выполнение функций происходит быстрее?
    - Процессор цифровой обработки сигналов
    - CPLD (англ. complex programmable logic devic)
    - PLA (англ. programmable logic array)
    - ASIC (англ. application-specific integrated circuit)
14. Выходы внешнего модуля всегда должны иметь тип:
    - как цепь, так и регистр
    - цепь
    - регистр
    - постоянная
15. Параллельные операторы VHDL:
    - цикла (loop);
    - оператор генерации конкретизации generate;
    - оператор конкретизации компоненты port map;
    - оператор селективного назначения сигналу select;
    - оператор процесса process.

9.1.2. Перечень экзаменационных вопросов

1. Классификация микросхем программируемой логики.
2. Стандартные, сложные ПЛИС и программируемые пользователем вентильные матрицы.
3. Базовые матричные кристаллы. Основные свойства микросхем программируемой логики.
4. Общие свойства ПЛИС. ПЛИС типа «Система на кристалле».
5. Конвертация проектов. Конфигурирование БИС/СБИС с программируемой структурой.
6. Конфигурирование ПЛИС со статической памятью конфигурации.
7. Способы оценки параметров ПЛИС. Оценка логической сложности.
8. Емкость логического массива памяти при реализации логических функций. Логическая емкость массива памяти при реализации запоминающих устройств.
9. Оценка быстродействия ПЛИС.
10. Общие сведения о процессе проектирования интегральных схем с программируемой структурой.
11. Проектирование. Стратегия проектирования. Процесс проектирования. Этапы проектирования. Факторы, влияющие на методику проектирования электронных устройств.
12. Области применения специализированных ИС различных типов. Автоматизированное проектирование.
13. Основные виды классификации ПЛИС. Классификация ПЛИС по архитектуре.
14. Программируемая логическая матрица. Программируемая матричная логика.
15. Архитектура. Основные принципы работы и программирования.
16. Программируемые коммутируемые матричные блоки. Программируемые вентильные матрицы.
17. Сходства и отличия ПЛИС FPGA и CPLD.
18. Соединение модулей в языке Verilog HDL.
19. Описание модуля в языке Verilog HDL.
20. Типы данных и основные операторы языка Verilog HDL.
21. Из каких частей состоит описание схемы на языке VHDL?
22. Каково назначение части описания схемы, называемой сущностью (entity)?
23. Каково назначение части описания схемы, называемой архитектурным телом?
24. Чем отличаются структурное и поведенческое описания сущностей?
25. Какие операторы применяются в языке VHDL?
26. Какой метод моделирования используется в языке VHDL?
27. Синтаксис модуля architecture.
28. Синтаксис модуля package.

Согласована на портале № 60568

29. Синтаксис объявления портов класса signal.
30. Правила соединения блоков и архитектур.

9.1.3. Темы лабораторных работ

1. Изучение среды проектирования Verilog HDL, построение простейших функциональных блоков и цифровых логических схем, моделирование логической функции
2. Изучение функциональных блоков, построение цифровых логических схем, освоение принципов увеличения разрядности устройств и использованием дешифратора, мультиплексора, демультиплексора, сумматора, вычитателя.
3. Изучение функциональных блоков построение цифровых логических схем, освоение принципов увеличения разрядности устройств при помощи простейшего арифметико-логического устройства, шифратора, приоритетного шифратора, семисегментного дешифратора, многоканального компаратора.
4. Изучение работы двоичных и двоично-десятичных счетчиков, получение схем, обеспечивающих получение заданного коэффициента счета для увеличения разрядности с проверкой (тестбенч) работоспособности каждой схемы в симуляторе и на плате.
5. Освоение принципов работы регистров и элементов памяти, изучение основ увеличения логической емкости схемы путем соединения нескольких элементов памяти, создание и тестирование работы в симуляторе регистров: регистра защелки и сдвигового регистра.

9.2. Методические рекомендации

Учебный материал излагается в форме, предполагающей самостоятельное мышление студентов, самообразование. При этом самостоятельная работа студентов играет решающую роль в ходе всего учебного процесса.

Начать изучение дисциплины необходимо со знакомства с рабочей программой, списком учебно-методического и программного обеспечения. Самостоятельная работа студента включает работу с учебными материалами, выполнение контрольных мероприятий, предусмотренных учебным планом.

В процессе изучения дисциплины для лучшего освоения материала необходимо регулярно обращаться к рекомендуемой литературе и источникам, указанным в учебных материалах; пользоваться через кабинет студента на сайте Университета образовательными ресурсами электронно-библиотечной системы, а также общедоступными интернет-порталами, содержащими научно-популярные и специализированные материалы, посвященные различным аспектам учебной дисциплины.

При самостоятельном изучении тем следуйте рекомендациям:

– чтение или просмотр материала осуществляйте со скоростью, достаточной для индивидуального понимания и освоения материала, выделяя основные идеи; на основании изученного составить тезисы. Освоив материал, попытаться соотнести теорию с примерами из практики;

– если в тексте встречаются незнакомые или малознакомые термины, следует выяснить их значение для понимания дальнейшего материала;

– осмысливайте прочитанное и изученное, отвечайте на предложенные вопросы.

Студенты могут получать индивидуальные консультации, в т.ч. с использованием средств телекоммуникации.

По дисциплине могут проводиться дополнительные занятия, в т.ч. в форме вебинаров. Расписание вебинаров и записи вебинаров публикуются в электронном курсе / электронном журнале по дисциплине.

9.3. Требования к оценочным материалам для лиц с ограниченными возможностями здоровья и инвалидов

Для лиц с ограниченными возможностями здоровья и инвалидов предусмотрены дополнительные оценочные материалы, перечень которых указан в таблице 9.2.

Таблица 9.2 – Дополнительные материалы оценивания для лиц с ограниченными возможностями здоровья и инвалидов

Категории обучающихся	Виды дополнительных оценочных материалов	Формы контроля и оценки результатов обучения

Согласована на портале № 60568

С нарушениями слуха	Тесты, письменные самостоятельные работы, вопросы к зачету, контрольные работы	Преимущественно письменная проверка
С нарушениями зрения	Собеседование по вопросам к зачету, опрос по терминам	Преимущественно устная проверка (индивидуально)
С нарушениями опорно-двигательного аппарата	Решение дистанционных тестов, контрольные работы, письменные самостоятельные работы, вопросы к зачету	Преимущественно дистанционными методами
С ограничениями по общемедицинским показаниям	Тесты, письменные самостоятельные работы, вопросы к зачету, контрольные работы, устные ответы	Преимущественно проверка методами, определяющимися исходя из состояния обучающегося на момент проверки

9.4. Методические рекомендации по оценочным материалам для лиц с ограниченными возможностями здоровья и инвалидов

Для лиц с ограниченными возможностями здоровья и инвалидов предусматривается доступная форма предоставления заданий оценочных средств, а именно:

– в печатной форме;
– в печатной форме с увеличенным шрифтом;
– в форме электронного документа;
– методом чтения ассистентом задания вслух;
– предоставление задания с использованием сурдоперевода.

Лицам с ограниченными возможностями здоровья и инвалидам увеличивается время на подготовку ответов на контрольные вопросы. Для таких обучающихся предусматривается доступная форма предоставления ответов на задания, а именно:

– письменно на бумаге;
– набор ответов на компьютере;
– набор ответов с использованием услуг ассистента;
– представление ответов устно.

Процедура оценивания результатов обучения лиц с ограниченными возможностями здоровья и инвалидов по дисциплине предусматривает предоставление информации в формах, адаптированных к ограничениям их здоровья и восприятия информации:

Для лиц с нарушениями зрения:
– в форме электронного документа;
– в печатной форме увеличенным шрифтом.

Для лиц с нарушениями слуха:
– в форме электронного документа;
– в печатной форме.

Для лиц с нарушениями опорно-двигательного аппарата:
– в форме электронного документа;
– в печатной форме.

При необходимости для лиц с ограниченными возможностями здоровья и инвалидов процедура оценивания результатов обучения может проводиться в несколько этапов.

Согласована на портале № 60568

ЛИСТ СОГЛАСОВАНИЯ

Рассмотрена и одобрена на заседании кафедры ПрЭ
протокол № 12 от «14» 12 2020 г.

СОГЛАСОВАНО:

Должность	Инициалы, фамилия	Подпись
Заведующий выпускающей каф. КСУП	Ю.А. Шурыгин	Согласовано, 86bee96a-108e-4833-aead-5229de651610
Заведующий обеспечивающей каф. ПрЭ	С.Г. Михальченко	Согласовано, 706957f1-d2eb-4f94-b533-6139893cfd5a
Начальник учебного управления	Е.В. Саврук	Согласовано, fa63922b-1fce-4a6a-845d-9ce7670b004c

ЭКСПЕРТЫ:

Доцент, каф. КСУП	Т.Е. Григорьева	Согласовано, d848614c-1d2f-4e32-b86c-1029abc0b2d5
Доцент, каф. ПрЭ	Д.О. Пахмурин	Согласовано, ce9e048a-2a49-44a0-b2ab-bc9421935400

РАЗРАБОТАНО:

Заведующий кафедрой промышленной электроники (ПрЭ), каф. ПрЭ	С.Г. Михальченко	Разработано, 706957f1-d2eb-4f94-b533-6139893cfd5a

Согласована на портале № 60568