

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РФ

Федеральное государственное бюджетное образовательное учреждение высшего образования

«ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ  
УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ»  
(ТУСУР)



УТВЕРЖДАЮ  
Проректор по учебной работе

Документ подписан электронной подписью

Сертификат: 1с6сfa0a-52a6-4f49-aef0-5584d3fd4820

Владелец: Троян Павел Ефимович

Действителен: с 19.01.2016 по 16.09.2019

РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ

Программирование логических интегральных схем

Уровень образования: **высшее образование - бакалавриат**

Направление подготовки (специальность): **11.03.01 Радиотехника**

Направленность (профиль): **Радиотехнические средства передачи, приема и обработки сигналов**

Форма обучения: **очно-заочная**

Факультет: **ЗиВФ, Заочный и вечерний факультет**

Кафедра: **СВЧиКР, Кафедра сверхвысокочастотной и квантовой радиотехники**

Курс: **5**

Семестр: **9, 10**

Учебный план набора 2013 года

Распределение рабочего времени

№	Виды учебной деятельности	9 семестр	10 семестр	Всего	Единицы
1	Лекции	12	8	20	часов
2	Практические занятия	16	4	20	часов
3	Лабораторные работы	12		12	часов
4	Всего аудиторных занятий	40	12	52	часов
5	Самостоятельная работа	50	42	92	часов
6	Всего (без экзамена)	90	54	144	часов
7	Подготовка и сдача экзамена / зачета	36		36	часов
8	Общая трудоемкость	126	54	180	часов
		3.5	1.5	5.0	З.Е

Экзамен: 9 семестр

Зачет: 10 семестр

Томск 2017

## ЛИСТ СОГЛАСОВАНИЙ

Рабочая программа составлена с учетом требований федерального государственного образовательного стандарта высшего образования (ФГОС ВО) по направлению подготовки (специальности) 11.03.01 Радиотехника, утвержденного 06 марта 2015 года, рассмотрена и утверждена на заседании кафедры «\_\_\_» \_\_\_\_\_ 20\_\_ года, протокол № \_\_\_\_\_.

Разработчик:

доцент каф. ТОР \_\_\_\_\_ А. Ю. Абраменко

Заведующий обеспечивающей каф.  
ТОР

\_\_\_\_\_ А. А. Гельцер

Рабочая программа согласована с факультетом, профилирующей и выпускающей кафедрами направления подготовки (специальности).

Декан ЗиВФ

\_\_\_\_\_ И. В. Осипов

Заведующий выпускающей каф.  
СВЧиКР

\_\_\_\_\_ С. Н. Шарангович

Эксперты:

доцент каф. ТОР

\_\_\_\_\_ С. И. Богомолов

доцент каф. ТОР

\_\_\_\_\_ К. Ю. Попова

## 1. Цели и задачи дисциплины

### 1.1. Цели дисциплины

Изучение архитектуры и схемотехники современных программируемых логических интегральных схем, принципов проектирования цифровых схем с использованием ПЛИС, методов и средств отладки таких схем, языка проектирования цифровых устройств Verilog HDL.

### 1.2. Задачи дисциплины

- Приобретение студентами знаний в области проектирования цифровых схем с использованием ПЛИС.
- Приобретение умений проектировать телекоммуникационные системы на ПЛИС с использованием языка описания цифровых устройств Verilog HDL.
- Овладение практическими навыками в области разработки и отладки описаний цифровых устройств на языке Verilog HDL на основе программного обеспечения зарубежных фирм и отладочных модулей с использованием ПЛИС

## 2. Место дисциплины в структуре ОПОП

Дисциплина «Программирование логических интегральных схем» (Б1.В.ДВ.8.1) относится к блоку 1 (вариативная часть).

Предшествующими дисциплинами, формирующими начальные знания, являются следующие дисциплины: Цифровые устройства и микропроцессоры.

## 3. Требования к результатам освоения дисциплины

Процесс изучения дисциплины направлен на формирование следующих компетенций:

- ПК-1 способностью выполнять математическое моделирование объектов и процессов по типовым методикам, в том числе с использованием стандартных пакетов прикладных программ;
- ПК-7 способностью разрабатывать проектную и техническую документацию, оформлять законченные проектно-конструкторские работы;

В результате изучения дисциплины студент должен:

- **знать** принципы, основные алгоритмы и устройства цифровой обработки сигналов; элементную базу и схемотехнику цифровых и микропроцессорных устройств электросвязи.
- **уметь** проводить анализ и синтез логических устройств, синтезировать с использованием современной микроэлектронной элементной базы цифровые устройства.
- **владеть** навыками практической работы с лабораторными макетами аналоговых и цифровых устройств, методами компьютерного моделирования физических процессов при передаче информации; теоретическими и экспериментальными методами исследования с целью освоения новых перспективных технологий обработки цифровых сигналов.

## 4. Объем дисциплины и виды учебной работы

Общая трудоемкость дисциплины составляет 5.0 зачетных единицы и представлена в таблице 4.1.

Таблица 4.1 – Трудоемкость дисциплины

Виды учебной деятельности	Всего часов	Семестры	
		9 семестр	10 семестр
Аудиторные занятия (всего)	52	40	12
Лекции	20	12	8
Практические занятия	20	16	4
Лабораторные работы	12	12	
Самостоятельная работа (всего)	92	50	42
Выполнение индивидуальных заданий	8	8	
Оформление отчетов по лабораторным работам	12	6	6

Проработка лекционного материала	18	17	1
Самостоятельное изучение тем (вопросов) теоретической части курса	14	6	8
Написание рефератов	23		23
Подготовка к практическим занятиям, семинарам	17	13	4
Всего (без экзамена)	144	90	54
Подготовка и сдача экзамена / зачета	36	36	
Общая трудоемкость ч	180	126	54
Зачетные Единицы	5.0	3.5	1.5

## 5. Содержание дисциплины

### 5.1. Разделы дисциплины и виды занятий

Разделы дисциплины и виды занятий приведены в таблице 5.1.

Таблица 5.1 – Разделы дисциплины и виды занятий

Названия разделов дисциплины	Лекции	Практические занятия	Лабораторные работы	Самостоятельная работа	Всего часов (без экзамена)	Формируемые компетенции
9 семестр						
1 Общие сведения об интегральных схемах с программируемой структурой (ИСПС).	2	2	0	12	16	ПК-1, ПК-7
2 Методология и маршрут проектирования на ПЛИС.	2	0	0	6	8	ПК-1, ПК-7
3 Структура САПР для проектирования на ПЛИС.	6	0	2	16	24	ПК-1, ПК-7
4 Функциональная верификация HDL-описаний.	0	6	0	3	9	ПК-1, ПК-7
6 Языки описания цифровых устройств (Hardware Description Languages - HDL).	2	8	10	13	33	ПК-1, ПК-7
Итого за семестр	12	16	12	50	90	
10 семестр						
5 Языки описания цифровых устройств (Hardware Description Languages - HDL).	6	4	4	34	48	ПК-1, ПК-7
7 Функциональная верификация HDL-описаний.	2	0	4	8	14	ПК-1, ПК-7
Итого за семестр	8	4	8	42	62	
Итого	20	20	20	92	152	

## 5.2. Содержание разделов дисциплины (по лекциям)

Содержание разделов дисциплин (по лекциям) приведено в таблице 5.2.

Таблица 5.2 - Содержание разделов дисциплин (по лекциям)

Названия разделов	Содержание разделов дисциплины по лекциям	Трудоемкость, ч	Формируемые компетенции
<b>9 семестр</b>			
1 Общие сведения об интегральных схемах с программируемой структурой (ИСПС).	Общие сведения об интегральных схемах с программируемой структурой (ИСПС). Классификация цифровых микросхем.	2	ПК-1, ПК-7
	Итого	2	
2 Методология и маршрут проектирования на ПЛИС.	Методология и маршрут проектирования на ПЛИС. Основные этапы проектирования цифровых устройств на ПЛИС.	2	ПК-1, ПК-7
	Итого	2	
3 Структура САПР для проектирования на ПЛИС.	Структура САПР для проектирования на ПЛИС. Обзор программных средств для проектирования на ПЛИС.	6	ПК-1, ПК-7
	Итого	6	
6 Языки описания цифровых устройств (Hardware Description Languages - HDL).	Языки описания цифровых устройств (Hardware Description Languages - HDL). Язык Verilog. Синтаксис языка Verilog. Реализация элементарных цифровых устройств на языке Verilog.	2	ПК-1, ПК-7
	Итого	2	
Итого за семестр		12	
<b>10 семестр</b>			
5 Языки описания цифровых устройств (Hardware Description Languages - HDL).	Языки описания цифровых устройств (Hardware Description Languages - HDL). Язык Verilog. Синтаксис языка Verilog. Реализация элементарных цифровых устройств на языке Verilog.	6	ПК-1, ПК-7
	Итого	6	
7 Функциональная верификация HDL-описаний.	Функциональная верификация HDL-описаний. Инструмент моделирования ModelSim. Инструмент SignalTap.	2	ПК-1, ПК-7
	Итого	2	
Итого за семестр		8	
Итого		20	

## 5.3. Разделы дисциплины и междисциплинарные связи с обеспечивающими (предыдущими) и обеспечиваемыми (последующими) дисциплинами

Разделы дисциплины и междисциплинарные связи с обеспечивающими (предыдущими) и

обеспечиваемыми (последующими) дисциплинами представлены в таблице 5.3.

Таблица 5.3 - Разделы дисциплины и междисциплинарные связи

Наименование дисциплин	№ разделов данной дисциплины, для которых необходимо изучение обеспечивающих и обеспечиваемых дисциплин						
	1	2	3	4	5	6	7
Предшествующие дисциплины							
1 Цифровые устройства и микро-процессоры	+						

#### 5.4. Соответствие компетенций, формируемых при изучении дисциплины, и видов занятий

Соответствие компетенций, формируемых при изучении дисциплины, и видов занятий представлено в таблице 5.4

Таблица 5.4 – Соответствие компетенций и видов занятий, формируемых при изучении дисциплины

Компетенции	Виды занятий				Формы контроля
	Лекции	Практические занятия	Лабораторные работы	Самостоятельная работа	
ПК-1	+	+	+	+	Контрольная работа, Отчет по индивидуальному заданию, Экзамен, Конспект самоподготовки, Проверка контрольных работ, Отчет по лабораторной работе, Опрос на занятиях, Реферат, Отчет по практическому занятию
ПК-7	+	+	+	+	Контрольная работа, Отчет по индивидуальному заданию, Экзамен, Конспект самоподготовки, Проверка контрольных работ, Отчет по лабораторной работе, Опрос на занятиях, Реферат, Отчет по практическому занятию

#### 6. Интерактивные методы и формы организации обучения

Не предусмотрено РУП

#### 7. Лабораторные работы

Наименование лабораторных работ приведено в таблице 7.1.

Таблица 7. 1 – Наименование лабораторных работ

Названия разделов	Наименование лабораторных работ	Трудоемкость, ч	Формируемые компетенции
<b>9 семестр</b>			
3 Структура САПР для проектирования на ПЛИС.	Создание проекта в Quartus II. Логические схемы.	2	ПК-1, ПК-7
	Итого	2	
6 Языки описания цифровых устройств (Hardware Description Languages - HDL).	Машины конечных состояний (FSM).	2	ПК-1, ПК-7
	Фильтр с конечной импульсной характеристикой	4	
	Цифровой акселерометр	4	
	Итого	10	
Итого за семестр		12	
<b>10 семестр</b>			
5 Языки описания цифровых устройств (Hardware Description Languages - HDL).	Счетчики и делители частоты.	2	ПК-1, ПК-7
	Широтно-импульсная модуляция.	2	
	Итого	4	
7 Функциональная верификация HDL-описаний.	Интерфейс SPI.	4	ПК-1, ПК-7
	Итого	4	
Итого за семестр		8	
Итого		20	

### 8. Практические занятия (семинары)

Наименование практических занятий (семинаров) приведено в таблице 8.1.

Таблица 8. 1 – Наименование практических занятий (семинаров)

Названия разделов	Наименование практических занятий (семинаров)	Трудоемкость, ч	Формируемые компетенции
<b>9 семестр</b>			
1 Общие сведения об интегральных схемах с программируемой структурой (ИСПС).	Введение в ПЛИС	2	ПК-1, ПК-7
	Итого	2	
4 Функциональная верификация HDL-описаний.	Цифровые логические схемы.	4	ПК-1, ПК-7
	Инструмент моделирования Modelsim. Написание тестовых модулей.	2	
	Итого	6	
6 Языки описания цифровых устройств (Hardware Description Languages - HDL).	Сдвиговые регистры	2	ПК-1, ПК-7
	Операции с триггерами на языке Verilog.	2	

	Основные элементы и функции языка Verilog	4	
	Итого	8	
Итого за семестр		16	
<b>10 семестр</b>			
5 Языки описания цифровых устройств (Hardware Description Languages - HDL).	Основные элементы и функции языка Verilog	2	ПК-1, ПК-7
	Мультиплексор, демultipлексор, дешифратор.	2	
	Итого	4	
Итого за семестр		4	
Итого		20	

### 9. Самостоятельная работа

Виды самостоятельной работы, трудоемкость и формируемые компетенции представлены в таблице 9.1.

Таблица 9.1 - Виды самостоятельной работы, трудоемкость и формируемые компетенции

Названия разделов	Виды самостоятельной работы	Трудоемкость, ч	Формируемые компетенции	Формы контроля
<b>9 семестр</b>				
1 Общие сведения об интегральных схемах с программируемой структурой (ИСПС).	Подготовка к практическим занятиям, семинарам	2	ПК-1, ПК-7	Опрос на занятиях
	Самостоятельное изучение тем (вопросов) теоретической части курса	6		
	Проработка лекционного материала	4		
	Итого	12		
2 Методология и маршрут проектирования на ПЛИС.	Проработка лекционного материала	6	ПК-1, ПК-7	Опрос на занятиях
	Итого	6		
3 Структура САПР для проектирования на ПЛИС.	Проработка лекционного материала	6	ПК-1, ПК-7	Опрос на занятиях, Отчет по индивидуальному заданию, Отчет по лабораторной работе
	Оформление отчетов по лабораторным работам	2		
	Выполнение индивидуальных заданий	8		
	Итого	16		
4 Функциональная верификация HDL-описаний.	Подготовка к практическим занятиям, семинарам	3	ПК-1, ПК-7	Опрос на занятиях, Отчет по практическому занятию



	Итого	3		
6 Языки описания цифровых устройств (Hardware Description Languages - HDL).	Подготовка к практическим занятиям, семинарам	4	ПК-1, ПК-7	Конспект самоподготовки, Опрос на занятиях, Отчет по лабораторной работе
	Подготовка к практическим занятиям, семинарам	2		
	Подготовка к практическим занятиям, семинарам	2		
	Проработка лекционного материала	1		
	Оформление отчетов по лабораторным работам	4		
	Итого	13		
Итого за семестр		50		
	Подготовка и сдача экзамена	36		Экзамен
<b>10 семестр</b>				
5 Языки описания цифровых устройств (Hardware Description Languages - HDL).	Подготовка к практическим занятиям, семинарам	4	ПК-1, ПК-7	Конспект самоподготовки, Опрос на занятиях, Отчет по лабораторной работе, Реферат
	Написание рефератов	23		
	Самостоятельное изучение тем (вопросов) теоретической части курса	4		
	Проработка лекционного материала	1		
	Оформление отчетов по лабораторным работам	2		
	Итого	34		
7 Функциональная верификация HDL-описаний.	Самостоятельное изучение тем (вопросов) теоретической части курса	4	ПК-1, ПК-7	Конспект самоподготовки, Опрос на занятиях, Отчет по лабораторной работе
	Оформление отчетов по лабораторным работам	4		
	Итого	8		
Итого за семестр		42		
Итого		128		

### 9.1. Темы для самостоятельного изучения теоретической части курса

1. Архитектура и схемотехника ПЛИС. Типы корпусов ПЛИС. Способы конфигурации ПЛИС.
2. Синтезируемость HDL-описаний.
3. Изучения возможностей САПР для функционального моделирования. Изучения TimeQuest Timing Analyzer и методов оптимизации кода.

## **9.2. Темы индивидуальных заданий**

1. Реализовать приведённую на рисунке схему в САПР Quartus, провести моделирование полученной схемы.

## **10. Курсовая работа (проект)**

Не предусмотрено РУП

## **11. Рейтинговая система для оценки успеваемости студентов**

Не предусмотрено

## **12. Учебно-методическое и информационное обеспечение дисциплины**

### **12.1. Основная литература**

1. Стешенко В.Б. ПЛИС фирмы Altera: элементная база, система проектирования и языки описания аппаратуры. - М.: ДМК Пресс, 2010. - 573 с. [Электронный ресурс]. - <http://e.lanbook.com/book/60976>

### **12.2. Дополнительная литература**

1. Зотов В. Ю. Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы XILINX®. - М.: Горячая линия-Телеком, 2006. - 519с. (наличие в библиотеке ТУСУР - 41 экз.)

2. Угрюмов Е. П. Цифровая схемотехника: Учебное пособие для вузов. - 2-е изд., перераб. и доп. - СПб.: БХВ-Петербург, 2004. - 782с. (наличие в библиотеке ТУСУР - 20 экз.)

### **12.3 Учебно-методические пособия**

#### **12.3.1. Обязательные учебно-методические пособия**

1. Программирование логических интегральных схем: Методические указания к лабораторным работам / Крюков Я. В., Покаместов Д. А., Эрдынеев Ж. Т. - 2014. 51 с. [Электронный ресурс] - Режим доступа: <https://edu.tusur.ru/publications/3898>, дата обращения: 01.12.2017.

2. Программирование логических интегральных схем: Методические указания по проведению практических занятий и организации самостоятельной работы / Крюков Я. В., Покаместов Д. А., Эрдынеев Ж. Т. - 2014. 77 с. [Электронный ресурс] - Режим доступа: <https://edu.tusur.ru/publications/3901>, дата обращения: 01.12.2017.

3. Цифровой акселерометр: Методические указания к лабораторной работе №8 по дисциплине «Программирование логических интегральных схем» / Евсеев А. А., Абраменко А. Ю. - 2016. 9 с. [Электронный ресурс] - Режим доступа: <https://edu.tusur.ru/publications/6052>, дата обращения: 01.12.2017.

#### **12.3.2 Учебно-методические пособия для лиц с ограниченными возможностями здоровья**

Учебно-методические материалы для самостоятельной и аудиторной работы обучающихся из числа инвалидов предоставляются в формах, адаптированных к ограничениям их здоровья и восприятия информации.

##### **Для лиц с нарушениями зрения:**

- в форме электронного документа;
- в печатной форме увеличенным шрифтом.

##### **Для лиц с нарушениями слуха:**

- в форме электронного документа;
- в печатной форме.

##### **Для лиц с нарушениями опорно-двигательного аппарата:**

- в форме электронного документа;
- в печатной форме.

### **12.4. Базы данных, информационно-справочные, поисковые системы и требуемое программное обеспечение**

1. Образовательный портал [edu.tusur.ru](http://edu.tusur.ru)

## **13. Материально-техническое обеспечение дисциплины**

### **13.1. Общие требования к материально-техническому обеспечению дисциплины**

#### **13.1.1. Материально-техническое обеспечение для лекционных занятий**

Для проведения занятий лекционного типа, групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации используется учебная аудитория, с количеством посадочных мест не менее 22-24, оборудованная доской, проектором и стандартной учебной мебелью. Имеются наглядные пособия в виде презентаций по лекционным разделам дисциплины.

#### **13.1.2. Материально-техническое обеспечение для практических занятий**

Аудитории 309, 314а, 314б и 318 кафедры ТОР оснащены персональными компьютерами и необходимым программным обеспечением для проведения лабораторных работ и практических занятий, имеются отладочные платы DE0-NANO на базе ПЛИС Cyclone IV. Состав необходимого оборудования: 10 рабочих станций на базе процессоров Intel Core i5 или Core 2 Duo. Используется лицензионное программное обеспечение, пакеты версией не ниже: Microsoft Windows XP Professional with SP3/Microsoft Windows 7, Microsoft Office или LibreOffice, Altera Quartus Prime.

#### **13.1.3. Материально-техническое обеспечение для лабораторных работ**

Аудитории 309, 314а, 314б и 318 кафедры ТОР оснащены персональными компьютерами и необходимым программным обеспечением для проведения лабораторных работ и практических занятий, имеются отладочные платы DE0-NANO на базе ПЛИС Cyclone IV. Состав необходимого оборудования: 10 рабочих станций на базе процессоров Intel Core i5 или Core 2 Duo. Используется лицензионное программное обеспечение, пакеты версией не ниже: Microsoft Windows XP Professional with SP3/Microsoft Windows 7, Microsoft Office или LibreOffice, Altera Quartus Prime.

#### **13.1.4. Материально-техническое обеспечение для самостоятельной работы**

Для самостоятельной работы используется учебная аудитория (компьютерный класс), расположенная по адресу 634034, г. Томск, ул. Вершинина, 47, 1 этаж, ауд. 126. Состав оборудования: учебная мебель; компьютеры класса не ниже ПЭВМ INTEL Celeron D336 2.8ГГц. - 4 шт.; компьютеры подключены к сети ИНТЕРНЕТ и обеспечивают доступ в электронную информационно-образовательную среду университета.

### **13.2. Материально-техническое обеспечение дисциплины для лиц с ограниченными возможностями здоровья**

Освоение дисциплины лицами с ОВЗ осуществляется с использованием средств обучения общего и специального назначения.

При обучении студентов **с нарушениями слуха** предусмотрено использование звукоусиливающей аппаратуры, мультимедийных средств и других технических средств приема/передачи учебной информации в доступных формах для студентов с нарушениями слуха, мобильной системы обучения для студентов с инвалидностью, портативной индукционной системы. Учебная аудитория, в которой обучаются студенты с нарушением слуха, оборудована компьютерной техникой, аудиотехникой, видеотехникой, электронной доской, мультимедийной системой.

При обучении студентов **с нарушениями зрениями** предусмотрено использование в лекционных и учебных аудиториях возможности просмотра удаленных объектов (например, текста на доске или слайда на экране) при помощи видеовеличителей для удаленного просмотра.

При обучении студентов **с нарушениями опорно-двигательного аппарата** используются альтернативные устройства ввода информации и другие технические средства приема/передачи учебной информации в доступных формах для студентов с нарушениями опорно-двигательного аппарата, мобильной системы обучения для людей с инвалидностью.

## **14. Фонд оценочных средств**

### **14.1. Основные требования к фонду оценочных средств и методические рекомендации**

Фонд оценочных средств и типовые контрольные задания, используемые для оценки сформированности и освоения закрепленных за дисциплиной компетенций при проведении текущей, промежуточной аттестации по дисциплине приведен в приложении к рабочей программе.

На первом лекционном занятии преподаватель должен определить основные цели изучения дисциплины, рекомендовать литературу для самостоятельного изучения, рассказать о порядке и

методиках проведения занятий.

#### **14.2 Требования к фонду оценочных средств для лиц с ограниченными возможностями здоровья**

Для студентов с инвалидностью предусмотрены дополнительные оценочные средства, перечень которых указан в таблице.

**Таблица 14 – Дополнительные средства оценивания для студентов с инвалидностью**

Категории студентов	Виды дополнительных оценочных средств	Формы контроля и оценки результатов обучения
С нарушениями слуха	Тесты, письменные самостоятельные работы, вопросы к зачету, контрольные работы	Преимущественно письменная проверка
С нарушениями зрения	Собеседование по вопросам к зачету, опрос по терминам	Преимущественно устная проверка (индивидуально)
С нарушениями опорно-двигательного аппарата	Решение дистанционных тестов, контрольные работы, письменные самостоятельные работы, вопросы к зачету	Преимущественно дистанционными методами
С ограничениями по общемедицинским показаниям	Тесты, письменные самостоятельные работы, вопросы к зачету, контрольные работы, устные ответы	Преимущественно проверка методами, исходя из состояния обучающегося на момент проверки

#### **14.3 Методические рекомендации по оценочным средствам для лиц с ограниченными возможностями здоровья**

Для студентов с ОВЗ предусматривается доступная форма предоставления заданий оценочных средств, а именно:

- в печатной форме;
- в печатной форме с увеличенным шрифтом;
- в форме электронного документа;
- методом чтения ассистентом задания вслух;
- предоставление задания с использованием сурдоперевода.

Студентам с инвалидностью увеличивается время на подготовку ответов на контрольные вопросы. Для таких студентов предусматривается доступная форма предоставления ответов на задания, а именно:

- письменно на бумаге;
- набор ответов на компьютере;
- набор ответов с использованием услуг ассистента;
- представление ответов устно.

Процедура оценивания результатов обучения инвалидов по дисциплине предусматривает предоставление информации в формах, адаптированных к ограничениям их здоровья и восприятия информации:

**Для лиц с нарушениями зрения:**

- в форме электронного документа;
- в печатной форме увеличенным шрифтом.

**Для лиц с нарушениями слуха:**

- в форме электронного документа;
- в печатной форме.

**Для лиц с нарушениями опорно-двигательного аппарата:**

- в форме электронного документа;
- в печатной форме.

При необходимости для обучающихся с инвалидностью процедура оценивания результатов обучения может проводиться в несколько этапов.

**МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РФ**

**Федеральное государственное бюджетное образовательное учреждение высшего образования**

**«ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ  
УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ»  
(ТУСУР)**

УТВЕРЖДАЮ  
Проректор по учебной работе  
\_\_\_\_\_ П. Е. Троян  
«\_\_» \_\_\_\_\_ 20\_\_ г.

**ФОНД ОЦЕНОЧНЫХ СРЕДСТВ ПО УЧЕБНОЙ ДИСЦИПЛИНЕ**

**Программирование логических интегральных схем**

Уровень образования: **высшее образование - бакалавриат**

Направление подготовки (специальность): **11.03.01 Радиотехника**

Направленность (профиль): **Радиотехнические средства передачи, приема и обработки сигналов**

Форма обучения: **очно-заочная**

Факультет: **ЗиВФ, Заочный и вечерний факультет**

Кафедра: **СВЧиКР, Кафедра сверхвысокочастотной и квантовой радиотехники**

Курс: **5**

Семестр: **9, 10**

Учебный план набора 2013 года

Разработчик:

– доцент каф. ТОР А. Ю. Абраменко

Экзамен: 9 семестр

Зачет: 10 семестр

Томск 2017

## 1. Введение

Фонд оценочных средств (ФОС) является приложением к рабочей программе дисциплины (практики) и представляет собой совокупность контрольно-измерительных материалов (типовые задачи (задания), контрольные работы, тесты и др.) и методов их использования, предназначенных для измерения уровня достижения студентом установленных результатов обучения.

ФОС по дисциплине (практике) используется при проведении текущего контроля успеваемости и промежуточной аттестации студентов.

Перечень закрепленных за дисциплиной (практикой) компетенций приведен в таблице 1.

Таблица 1 – Перечень закрепленных за дисциплиной компетенций

Код	Формулировка компетенции	Этапы формирования компетенций
ПК-1	способностью выполнять математическое моделирование объектов и процессов по типовым методикам, в том числе с использованием стандартных пакетов прикладных программ	Должен знать принципы, основные алгоритмы и устройства цифровой обработки сигналов; элементную базу и схемотехнику цифровых и микропроцессорных устройств электросвязи.;
ПК-7	способностью разрабатывать проектную и техническую документацию, оформлять законченные проектно-конструкторские работы	Должен уметь проводить анализ и синтез логических устройств, синтезировать с использованием современной микроэлектронной элементной базы цифровые устройства.;
		Должен владеть навыками практической работы с лабораторными макетами аналоговых и цифровых устройств, методами компьютерного моделирования физических процессов при передаче информации; теоретическими и экспериментальными методами исследования с целью освоения новых перспективных технологий обработки цифровых сигналов.;

Общие характеристики показателей и критериев оценивания компетенций на всех этапах приведены в таблице 2.

Таблица 2 – Общие характеристики показателей и критериев оценивания компетенций по этапам

Показатели и критерии	Знать	Уметь	Владеть
Отлично (высокий уровень)	Обладает фактическими и теоретическими знаниями в пределах изучаемой области с пониманием границ применимости	Обладает диапазоном практических умений, требуемых для развития творческих решений, абстрагирования проблем	Контролирует работу, проводит оценку, совершенствует действия работы
Хорошо (базовый уровень)	Знает факты, принципы, процессы, общие понятия в пределах изучаемой области	Обладает диапазоном практических умений, требуемых для решения определенных проблем в области исследования	Берет ответственность за завершение задач в исследовании, приспосабливает свое поведение к обстоятельствам в решении проблем
Удовлетворительно (пороговый уровень)	Обладает базовыми общими знаниями	Обладает основными умениями, требуемыми для выполнения простых задач	Работает при прямом наблюдении

## 2 Реализация компетенций

### 2.1 Компетенция ПК-1

ПК-1: способностью выполнять математическое моделирование объектов и процессов по типовым методикам, в том числе с использованием стандартных пакетов прикладных программ.

Для формирования компетенции необходимо осуществить ряд этапов. Этапы формирования компетенции, применяемые для этого виды занятий и используемые средства оценивания представлены в таблице 3.

Таблица 3 – Этапы формирования компетенции и используемые средства оценивания

Состав	Знать	Уметь	Владеть
Содержание этапов	пакеты прикладных программ и принципы математического моделирования объектов и процессов цифровых устройств с использованием языка программирования Verilog HDL; основные алгоритмы и устройства цифровой обработки сигналов	проводить анализ работы логических устройств; синтезировать с использованием современной микроэлектронной элементной базы цифровые устройства	методами компьютерного моделирования физических процессов при передаче информации; теоретическими и экспериментальными методами исследования с целью освоения новых перспективных технологий обработки цифровых сигналов
Виды занятий	<ul style="list-style-type: none"> <li>• Практические занятия;</li> <li>• Лабораторные работы;</li> <li>• Лекции;</li> <li>• Самостоятельная работа;</li> </ul>	<ul style="list-style-type: none"> <li>• Практические занятия;</li> <li>• Лабораторные работы;</li> <li>• Лекции;</li> <li>• Самостоятельная работа;</li> </ul>	<ul style="list-style-type: none"> <li>• Лабораторные работы;</li> <li>• Самостоятельная работа;</li> </ul>
Используемые средства оценивания	<ul style="list-style-type: none"> <li>• Контрольная работа;</li> <li>• Отчет по индивидуальному заданию;</li> <li>• Конспект самоподготовки;</li> <li>• Отчет по лабораторной работе;</li> <li>• Опрос на занятиях;</li> <li>• Реферат;</li> <li>• Отчет по практическому занятию;</li> <li>• Экзамен;</li> <li>• Зачет;</li> </ul>	<ul style="list-style-type: none"> <li>• Контрольная работа;</li> <li>• Отчет по индивидуальному заданию;</li> <li>• Конспект самоподготовки;</li> <li>• Отчет по лабораторной работе;</li> <li>• Опрос на занятиях;</li> <li>• Реферат;</li> <li>• Отчет по практическому занятию;</li> <li>• Экзамен;</li> <li>• Зачет;</li> </ul>	<ul style="list-style-type: none"> <li>• Отчет по лабораторной работе;</li> <li>• Отчет по индивидуальному заданию;</li> <li>• Реферат;</li> <li>• Отчет по практическому занятию;</li> <li>• Экзамен;</li> <li>• Зачет;</li> </ul>

Формулировка показателей и критериев оценивания данной компетенции приведена в таблице 4.

Таблица 4 – Показатели и критерии оценивания компетенции на этапах

Состав	Знать	Уметь	Владеть
Отлично (высокий уровень)	<ul style="list-style-type: none"> <li>• обладает теоретическими и практическими знаниями моделирования цифровых устройств и алгоритмов цифровой обработки</li> </ul>	<ul style="list-style-type: none"> <li>• умеет применять полученные теоретические и практические навыки для оптимального синтеза новых перспективных цифровых</li> </ul>	<ul style="list-style-type: none"> <li>• уверенно владеет современными методами моделирования работы цифровых устройств;</li> <li>• навыками работы с</li> </ul>

	сигналов с использованием современных пакетов имитационного моделирования и языка Verilog HDL;	устройств или алгоритмов цифровой обработки сигналов;	лабораторными макетами аналоговых и цифровых устройств;
Хорошо (базовый уровень)	<ul style="list-style-type: none"> <li>• обладает знаниями принципов моделирования цифровых устройств на языке Verilog HDL;</li> <li>• может описать процесс работы основных алгоритмов цифровой обработки сигналов;</li> </ul>	<ul style="list-style-type: none"> <li>• умеет проводить моделирование и синтезировать сложные цифровые устройства;</li> </ul>	<ul style="list-style-type: none"> <li>• владеет навыками самостоятельной разработки и моделирования сложных цифровых устройств;</li> </ul>
Удовлетворительно (пороговый уровень)	<ul style="list-style-type: none"> <li>• знает основы языка программирования Verilog HDL;</li> <li>• дает определения основных понятий цифровой обработки сигналов;</li> </ul>	<ul style="list-style-type: none"> <li>• способен проводить моделирование и синтезировать простые цифровые устройства;</li> </ul>	<ul style="list-style-type: none"> <li>• владеет навыками моделирования работы простых цифровых устройств;</li> </ul>

## 2.2 Компетенция ПК-7

ПК-7: способностью разрабатывать проектную и техническую документацию, оформлять законченные проектно-конструкторские работы.

Для формирования компетенции необходимо осуществить ряд этапов. Этапы формирования компетенции, применяемые для этого виды занятий и используемые средства оценивания представлены в таблице 5.

Таблица 5 – Этапы формирования компетенции и используемые средства оценивания

Состав	Знать	Уметь	Владеть
Содержание этапов	требования и правила оформления проектной и технической документации, а также исходного кода Verilog HDL	представлять результаты работы и исследований в виде научно-технических статей и отчетов	средствами разработки и оформления различной проектной и технической документации
Виды занятий	<ul style="list-style-type: none"> <li>• Практические занятия;</li> <li>• Лабораторные работы;</li> <li>• Лекции;</li> <li>• Самостоятельная работа;</li> </ul>	<ul style="list-style-type: none"> <li>• Практические занятия;</li> <li>• Лабораторные работы;</li> <li>• Лекции;</li> <li>• Самостоятельная работа;</li> </ul>	<ul style="list-style-type: none"> <li>• Лабораторные работы;</li> <li>• Самостоятельная работа;</li> </ul>
Используемые средства оценивания	<ul style="list-style-type: none"> <li>• Контрольная работа;</li> <li>• Отчет по индивидуальному заданию;</li> <li>• Конспект самоподготовки;</li> <li>• Отчет по лабораторной работе;</li> <li>• Опрос на занятиях;</li> <li>• Реферат;</li> </ul>	<ul style="list-style-type: none"> <li>• Контрольная работа;</li> <li>• Отчет по индивидуальному заданию;</li> <li>• Конспект самоподготовки;</li> <li>• Отчет по лабораторной работе;</li> <li>• Опрос на занятиях;</li> <li>• Реферат;</li> </ul>	<ul style="list-style-type: none"> <li>• Отчет по лабораторной работе;</li> <li>• Отчет по индивидуальному заданию;</li> <li>• Реферат;</li> <li>• Отчет по практическому занятию;</li> <li>• Экзамен;</li> <li>• Зачет;</li> </ul>



	<ul style="list-style-type: none"> <li>• Отчет по практическому занятию;</li> <li>• Экзамен;</li> <li>• Зачет;</li> </ul>	<ul style="list-style-type: none"> <li>• Отчет по практическому занятию;</li> <li>• Экзамен;</li> <li>• Зачет;</li> </ul>	
--	---	---	--

Формулировка показателей и критериев оценивания данной компетенции приведена в таблице 6.

Таблица 6 – Показатели и критерии оценивания компетенции на этапах

Состав	Знать	Уметь	Владеть
Отлично (высокий уровень)	<ul style="list-style-type: none"> <li>• требования к оформлению отчётов в соответствии с ГОСТ;</li> <li>• правила оформления исходного кода на языке Verilog HDL;</li> </ul>	<ul style="list-style-type: none"> <li>• может аргументированно доказать правильность представленных результатов;</li> <li>• грамотно представляет результаты работы и исследований в виде научно-технических статей и отчётов;</li> </ul>	<ul style="list-style-type: none"> <li>• уверенно владеет средствами разработки и оформления различной проектной и технической документации;</li> </ul>
Хорошо (базовый уровень)	<ul style="list-style-type: none"> <li>• знает принципы и процесс оформления проектной и технической документации;</li> <li>• понимает основные принципы оформления исходного кода Verilog HDL;</li> </ul>	<ul style="list-style-type: none"> <li>• корректно выражать свои мысли;</li> <li>• умеет применять требования к оформлению отчётов и исходного кода;</li> </ul>	<ul style="list-style-type: none"> <li>• обладает практическим опытом представления результатов работы;</li> <li>• владеет разными способами представления результатов работы;</li> </ul>
Удовлетворительно (пороговый уровень)	<ul style="list-style-type: none"> <li>• понимает основные принципы оформления научно-технических статей и отчётов, разработки проектной и технической документации;</li> <li>• знает основные понятия языка программирования Verilog HDL;</li> </ul>	<ul style="list-style-type: none"> <li>• умеет представлять результаты своей работы;</li> </ul>	<ul style="list-style-type: none"> <li>• владеет основными способами представления результатов;</li> </ul>

### 3 Типовые контрольные задания

Для реализации вышеперечисленных задач обучения используются типовые контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков и (или) опыта деятельности, характеризующих этапы формирования компетенций в процессе освоения образовательной программы, в следующем составе.

#### 3.1 Вопросы на самоподготовку

- Синтезируемость HDL-описаний.
- Изучения возможностей САПР для функционального моделирования. Изучения TimeQuest Timing Analyzer и методов оптимизации кода.

#### 3.2 Темы рефератов

- Организация процесса проектирования цифровых устройств на основе ПЛИС.
- Использование ПЛИС в процессе создания интегральных схем специального назначения (ASIC).
- Роль ПЛИС в современных базовых станциях.
- Новые решения на базе ПЛИС: объединение ПЛИС и процессора с архитектурой x86 в

одной микросхеме.

### **3.3 Темы индивидуальных заданий**

– Реализовать приведённую на рисунке схему в САПР Quartus, провести моделирование полученной схемы.

### **3.4 Темы опросов на занятиях**

– Архитектура и схемотехника ПЛИС. Типы корпусов ПЛИС. Способы конфигурации ПЛИС.

– Синтезируемость HDL-описаний.

– Изучения возможностей САПР для функционального моделирования. Изучения TimeQuest Timing Analyzer и методов оптимизации кода.

### **3.5 Темы контрольных работ**

– Синтезировать схему на языке Verilog в соответствии с рисунком.

### **3.6 Темы контрольных работ**

– Реализовать на языке Verilog делитель частоты с асинхронным сбросом, чтобы получить тактовый сигнал с частотой равной 1 Гц. Частота входного сигнала 256 Гц. Нарисовать эпюры напряжений, демонстрирующие работу делителя.

– Реализовать 16 – разрядный счетчик с возможностью реверсивного счета. Направление счета указывается логическим уровнем на входе. Логический ноль – прибавляет единицу, Логическая единица – отнимает.

– Реализовать вычислительное устройство для сложения, вычитания и умножения двух комплексных чисел. Входными данными для устройства является четыре 12-разрядных числа, где первые два: реальное и мнимое значение первого числа, последние два: реальное и мнимое значение второго числа. Объяснить выбор разрядности выходных данных.

### **3.7 Экзаменационные вопросы**

– 1) Определение ПЛИС. Назначение и область использования. Основные параметры ПЛИС.

– 2) Базовые логические схемы И, ИЛИ, НЕ, RS-, синхронный RS- и D-триггер. Обозначение, описание принципов работы, таблицы истинности.

– 3) Устройство ПЛИС фирмы Altera.

– 4) Основные операторы языка программирования Verilog, представление целых и вещественных чисел. Примеры использования основных операторов.

### **3.8 Вопросы для подготовки к практическим занятиям, семинарам**

– Инструмент моделирования Modelsim. Написание тестовых модулей.

### **3.9 Темы лабораторных работ**

– Создание проекта в Quartus II. Логические схемы.

– Счетчики и делители частоты.

– Интерфейс SPI.

– Широтно-импульсная модуляция.

– Машины конечных состояний (FSM).

– Фильтр с конечной импульсной характеристикой

– Цифровой акселерометр

### **3.10 Зачёт**

– 1) Дать определение ПЛИС. Рассказать об устройстве ПЛИС фирмы Altera.

– 2) Синтезировать схему на языке Verilog HDL: счётчик с прямым и обратным счётом с возможностью выбора направления счёта по внешнему управляющему сигналу.

– 1) Привести основные операторы языка программирования Verilog, рассказать о правилах представления целых и вещественных чисел на языке Verilog HDL. Примеры использования основных операторов.

– 2) Синтезировать схему на языке Verilog HDL: модуль для суммирования и умножения

комплексных чисел разрядностью 14 бит.

#### **4 Методические материалы**

Для обеспечения процесса обучения и решения задач обучения используются следующие материалы:

– методические материалы, определяющие процедуры оценивания знаний, умений, навыков и (или) опыта деятельности, характеризующих этапы формирования компетенций, согласно п. 12 рабочей программы.

##### **4.1. Основная литература**

1. Стешенко В.Б. ПЛИС фирмы Altera: элементная база, система проектирования и языки описания аппаратуры. - М.: ДМК Пресс, 2010. - 573 с. [Электронный ресурс]. - <http://e.lanbook.com/book/60976>

##### **4.2. Дополнительная литература**

1. Зотов В. Ю. Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы XILINX®. - М.: Горячая линия-Телеком, 2006. - 519с. (наличие в библиотеке ТУСУР - 41 экз.)

2. Угрюмов Е. П. Цифровая схемотехника: Учебное пособие для вузов. - 2-е изд., перераб. и доп. - СПб.: БХВ-Петербург, 2004. - 782с. (наличие в библиотеке ТУСУР - 20 экз.)

##### **4.3. Обязательные учебно-методические пособия**

1. Программирование логических интегральных схем: Методические указания к лабораторным работам / Крюков Я. В., Покаместов Д. А., Эрдынеев Ж. Т. - 2014. 51 с. [Электронный ресурс] - Режим доступа: <https://edu.tusur.ru/publications/3898>, свободный.

2. Программирование логических интегральных схем: Методические указания по проведению практических занятий и организации самостоятельной работы / Крюков Я. В., Покаместов Д. А., Эрдынеев Ж. Т. - 2014. 77 с. [Электронный ресурс] - Режим доступа: <https://edu.tusur.ru/publications/3901>, свободный.

3. Цифровой акселерометр: Методические указания к лабораторной работе №8 по дисциплине «Программирование логических интегральных схем» / Евсеев А. А., Абраменко А. Ю. - 2016. 9 с. [Электронный ресурс] - Режим доступа: <https://edu.tusur.ru/publications/6052>, свободный.

##### **4.4. Базы данных, информационно справочные и поисковые системы**

1. Образовательный портал [edu.tusur.ru](http://edu.tusur.ru)