56

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное бюджетное образовательное учреждение
высшего профессионального образования
**«ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ» (ТУСУР)**

**УТВЕРЖДАЮ**
**Проректор по учебной работе**
_____ **П.Е. Троян**
«15» 06 2016 г.

# РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ

## ПРОГРАММИРОВАНИЕ ЛОГИЧЕСКИХ ИНТЕГРАЛЬНЫХ СХЕМ

(наименование учебной дисциплины)

**Уровень основной образовательной программы** БАКАЛАВРИАТ
(бакалавриат, магистратура, специалитет)

**Направление** 11.03.02 «ИНФОКОММУНИКАЦИОННЫЕ ТЕХНОЛОГИИ И СИСТЕМЫ СВЯЗИ»
(номер.уровень, полное наименование направления подготовки (специальности))

**Профиль** СИСТЕМЫ РАДИОСВЯЗИ И РАДИОДОСТУПА
(полное наименование профиля направления подготовки (специальности) из ПООП)

**Форма обучения** ОЧНАЯ
(очная, очно-заочная (вечерняя), заочная)

**Факультет** РТФ (РАДИОТЕХНИЧЕСКИЙ)
(сокращенное и полное наименование факультета)

**Кафедра** ТЕЛЕКОММУНИКАЦИЙ И ОСНОВ РАДИОТЕХНИКИ (ТОР)
(сокращенное и полное наименование кафедры)

**Курс** 3 **Семестр** 6

**Учебный план набора** 2013 - 2015 **года.**

**Распределение рабочего времени:**

| № | Виды учебной работы | Семестр 6 | Единицы |
|---|---|---|---|
| 1. | Лекции | 32 | часов |
| 2. | Лабораторные работы | 34 | часов |
| 3. | Практические занятия | 14 | часов |
| 4. | Курсовой проект/работа (КРС) (аудиторная) | - | часов |
| 5. | Всего аудиторных занятий (Сумма 1-4) | 80 | часов |
| 6. | Из них в интерактивной форме | 16 | часов |
| 7. | Самостоятельная работа студентов (СРС) | 64 | часов |
| 8. | Всего (без экзамена) (Сумма 5,7) | 144 | часов |
| 9. | Самост. работа на подготовку, сдачу экзамена | 36 | часов |
| 10. | Общая трудоемкость (Сумма 8,9) | 180 | часов |
| | (в зачетных единицах) | 5 | ЗЕТ |

**Зачет** _____ **семестр** **Диф. зачет** _____ **семестр**

**Экзамен** 6 **семестр**

**Томск 2016**

Согласована на портале № 10208

Рассмотрена и одобрена на заседании кафедры
протокол № 3 от « 8 » 11 2016 г.

## Лист согласований

Рабочая программа составлена с учетом требований Федерального Государственного образовательного стандарта высшего профессионального образования (ФГОС ВПО) по направлению подготовки (специальности) «**Инфокоммуникационные технологии и системы связи»**, утвержденного 6 марта 2015 г. Регистрационный номер 174, рассмотрена и утверждена на заседании кафедры «28» 4 2016г., протокол № 8.

Разработчики:
Доцент каф. ТОР _____ (подпись) А.А. Гельцер

Ассистент каф. ТОР _____ (подпись) А.Ю. Абраменко

Рабочая программа согласована с факультетом, профилирующей и выпускающей кафедрами направления подготовки (специальности).

Декан РТФ _____ (подпись) К.Ю. Попова

Зав. профилирующей кафедрой ТОР (название кафедры) _____ (подпись) А.Я. Демидов (Ф.И.О.)

Зав. выпускающей кафедрой ТОР (название кафедры) _____ (подпись) А.Я. Демидов (Ф.И.О.)

Эксперты:
доцент каф. ТОР _____ (подпись) К.Ю. Попова (Ф.И.О.)
(место работы, занимаемая должность)

доцент каф. ТОР _____ (подпись) С.И. Богомолов (Ф.И.О.)
(место работы, занимаемая должность)

Согласована на портале № 10208

Согласована на портале № 10208

**Приложение к рабочей программе**

**МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ**
Федеральное государственное бюджетное образовательное учреждение
высшего профессионального образования
**«ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ» (ТУСУР)**

**УТВЕРЖДАЮ**
**Проректор по учебной работе**

_____ **П. Е. Троян**
«___» _____ 2016 г.

# ФОНД ОЦЕНОЧНЫХ СРЕДСТВ ПО УЧЕБНОЙ ДИСЦИПЛИНЕ

## ПРОГРАММИРОВАНИЕ ЛОГИЧЕСКИХ ИНТЕГРАЛЬНЫХ СХЕМ
(наименование учебной дисциплины)

**Уровень основной образовательной программы** БАКАЛАВРИАТ
(бакалавриат, магистратура, специалитет)

**Направление** 11.03.02 «ИНФОКОММУНИКАЦИОННЫЕ ТЕХНОЛОГИИ И СИСТЕМЫ СВЯЗИ»
(номер уровень, полное наименование направления подготовки (специальности))

**Профиль** СИСТЕМЫ РАДИОСВЯЗИ И РАДИОДОСТУПА
(полное наименование профиля направления подготовки (специальности) из ПООП)

**Форма обучения** ОЧНАЯ
(очная, очно-заочная (вечерняя), заочная)

**Факультет** РТФ (РАДИОТЕХНИЧЕСКИЙ)
(сокращенное и полное наименование факультета)

**Кафедра** ТЕЛЕКОММУНИКАЦИЙ И ОСНОВ РАДИОТЕХНИКИ (ТОР)
(сокращенное и полное наименование кафедры)

**Курс** 3 **Семестр** 6

**Учебный план набора** 2013 - 2015 **года.**

**Зачет** _____ **семестр** **Диф. зачет** _____ **семестр**

**Экзамен** 6 **семестр**

**Разработчик:**
Ассистент каф. ТОР, _____ А.Ю. Абраменко
(подпись)

**Томск 2016**

Согласована на портале № 10208

## 1. Введение

Фонд оценочных средств (ФОС) является приложением к рабочей программе практики и представляет собой совокупность контрольно-измерительных материалов (типовые задания, тесты и др.) и методов их использования, предназначенных для измерения уровня достижения студентом установленных результатов обучения.

ФОС по практике используется при проведении текущего контроля успеваемости и промежуточной аттестации студентов.

Перечень закрепленных за дисциплиной компетенций приведен в таблице 1.

**Таблица 1 – Перечень закрепленных за дисциплиной компетенций**

| Код | Формулировка компетенции | Этапы формирования компетенции |
|---|---|---|
| **ПК-15** | умением разрабатывать и оформлять различную проектную и техническую документацию | *Должен знать:*<br>• принципы, основные алгоритмы и устройства цифровой обработки сигналов;<br>• элементную базу и схемотехнику цифровых устройств электросвязи;<br>• требования и правила оформления проектной и технической документации, а также исходного кода Verilog HDL;<br>*Должен уметь:*<br>• проводить анализ и синтез логических устройств;<br>• синтезировать с использованием современной микроэлектронной элементной базы цифровые устройства;<br>• представлять результаты работы и исследований в виде научно-технических статей и отчётов;<br>*Должен владеть:*<br>• методами компьютерного моделирования физических процессов при передаче информации;<br>• навыками организации работы по практическому использованию и внедрению результатов исследований;<br>• средствами разработки и оформления различной проектной и технической документации. |
| **ПК-19** | готовностью к организации работ по практическому использованию и внедрению результатов исследований | |

## 2. Реализация компетенций

### 2.1 Компетенция ПК-15

Умением разрабатывать и оформлять различную проектную и техническую документацию.

Для формирования компетенции необходимо осуществить ряд этапов. Этапы формирования компетенции, применяемые для этого виды занятий и используемые средства оценивания, представлены в таблице 2.

**Таблица 2 – Этапы формирования компетенции и используемые средства оценивания**

| Состав | Знать | Уметь | Владеть |
|---|---|---|---|
| **Содержание этапов** | • требования и правила оформления проектной и технической документации, а также исходного кода Verilog HDL | • представлять результаты работы и исследований в виде научно-технических статей и отчётов | • средствами разработки и оформления различной проектной и технической документации |
| **Виды занятий** | • лекции; | • лабораторные работы; | • лабораторные работы; |



Согласована на портале № 10208

| | | | |
|---|---|---|---|
| | • групповые консультации. | • самостоятельная работа студента (индивидуальные задания)*. | • самостоятельная работа студента (индивидуальные задания)*. |
| **Используемые средства оценивания** | • конспект. | • оформление отчетов и защита лабораторных работ;<br>• защита индивидуальных заданий; | • оформление отчетов и защита лабораторных работ;<br>• защита индивидуальных заданий; |

*** Самостоятельная работа студента:** Самостоятельное изучение тем. Доклад на конференции. Статья в научно-техническом издании.

Общие характеристики показателей и критериев оценивания компетенции на всех этапах приведены в таблице 3.

**Таблица 3 – Общие характеристики показателей и критериев оценивания компетенции по этапам**

| Показатели и критерии | Знать | Уметь | Владеть |
|---|---|---|---|
| **Отлично (высокий уровень)** | обладает фактическими и теоретическими знаниями в пределах изучаемой области с пониманием границ применимости | обладает диапазоном практических умений, требуемых для развития творческих решений, абстрагирования проблем | контролирует работу, проводит оценку, совершенствует действия работы |
| **Хорошо (базовый уровень)** | знает факты, принципы, процессы, общие понятия в пределах изучаемой области | обладает диапазоном практических умений, требуемых для решения определенных проблем в области исследования | берет ответственность за завершение задач в исследовании, приспосабливает свое поведение к обстоятельствам в решении проблем |
| **Удовлетворительно (пороговый уровень)** | обладает базовыми общими знаниями | обладает основными умениями, требуемыми для выполнения простых задач | работает при прямом наблюдении |

Формулировка показателей и критериев оценивания компетенции на всех этапах приведена в таблице 4.

**Таблица 4 – Показатели и критерии оценивания компетенции на этапах**

| Показатели и критерии | Знать | Уметь | Владеть |
|---|---|---|---|
| **Отлично (высокий уровень)** | • требования к оформлению отчётов в соответствии с ГОСТ;<br>• правила оформления исходного кода на языке Verilog HDL; | • грамотно представляет результаты работы и исследований в виде научно-технических статей и отчётов;<br>• может аргументированно доказать правильность представленных результатов; | • уверенно владеет средствами разработки и оформления различной проектной и технической документации. |
| **Хорошо (базовый уровень)** | • знает принципы и процесс оформления проектной и технической документации;<br>• понимает основные | • умеет применять требования к оформлению отчётов и исходного кода;<br>• корректно выражать свои мысли. | • владеет разными способами представления результатов работы;<br>• обладает практическим опытом представ- |



Согласована на портале № 10208

| | | | |
|---|---|---|---|
| | принципы оформления исходного кода Verilog HDL. | | ления результатов работы. |
| **Удовлетворительно (пороговый уровень)** | • понимает основные принципы оформления научно-технических статей и отчётов, разработки проектной и технической документации;<br>• знает основные понятия языка программирования Verilog HDL. | • умеет представлять результаты своей работы | • владеет основными способами представления результатов. |

**2.2 Компетенция ПК-19**

Готовностью к организации работ по практическому использованию и внедрению результатов исследований.

Для формирования компетенции необходимо осуществить ряд этапов. Этапы формирования компетенции, применяемые для этого виды занятий и используемые средства оценивания, представлены в таблице 5.

**Таблица 5 – Этапы формирования компетенции и используемые средства оценивания**

| Состав | Знать | Уметь | Владеть |
|---|---|---|---|
| **Содержание этапов** | • принципы, основные алгоритмы и устройства цифровой обработки сигналов;<br>• элементную базу и схемотехнику цифровых устройств электросвязи. | • проводить анализ и синтез логических устройств;<br>• синтезировать с использованием современной микроэлектронной элементной базы цифровые устройства. | • методами компьютерного моделирования физических процессов при передаче информации;<br>• навыками организации работы по практическому использованию и внедрению результатов исследований. |
| **Виды занятий** | • лекции;<br>• групповые консультации. | • практические занятия;<br>• лабораторные работы;<br>• самостоятельная работа студента (индивидуальные задания)*. | • практические занятия;<br>• лабораторные работы;<br>• самостоятельная работа студента (индивидуальные задания)*. |
| **Используемые средства оценивания** | • конспект. | • контрольная работа;<br>• оформление отчетов и защита лабораторных работ;<br>• защита индивидуальных заданий; | • контрольная работа;<br>• оформление отчетов и защита лабораторных работ;<br>• защита индивидуальных заданий; |

*** Самостоятельная работа студента:** Самостоятельное изучение тем. Доклад на конференции. Статья в научно-техническом издании.

Общие характеристики показателей и критериев оценивания компетенции на всех этапах приведены в таблице 6.



Согласована на портале № 10208

**Таблица 6 – Общие характеристики показателей и критериев оценивания компетенции по этапам**

| Показатели и критерии | Знать | Уметь | Владеть |
|---|---|---|---|
| **Отлично (высокий уровень)** | обладает фактическими и теоретическими знаниями в пределах изучаемой области с пониманием границ применимости | обладает диапазоном практических умений, требуемых для развития творческих решений, абстрагирования проблем | контролирует работу, проводит оценку, совершенствует действия работы |
| **Хорошо (базовый уровень)** | знает факты, принципы, процессы, общие понятия в пределах изучаемой области | обладает диапазоном практических умений, требуемых для решения определенных проблем в области исследования | берет ответственность за завершение задач в исследовании, приспосабливает свое поведение к обстоятельствам в решении проблем |
| **Удовлетворительно (пороговый уровень)** | обладает базовыми общими знаниями | обладает основными умениями, требуемыми для выполнения простых задач | работает при прямом наблюдении |

Формулировка показателей и критериев оценивания компетенции на всех этапах приведена в таблице 7.

**Таблица 7 – Показатели и критерии оценивания компетенции на этапах**

| Показатели и критерии | Знать | Уметь | Владеть |
|---|---|---|---|
| **Отлично (высокий уровень)** | • обладает теоретическими и практическими знаниями моделирования цифровых устройств и алгоритмов цифровой обработки сигналов с использованием современных пакетов имитационного моделирования и языка Verilog HDL.<br>• умеет применять знания в области элементной базы и схемотехники для разработки сложных цифровых устройств | • умеет применять полученные теоретические и практические навыки для оптимального синтеза новых перспективных цифровых устройств или алгоритмов цифровой обработки сигналов. | • уверенно владеет современными методами моделирования работы цифровых устройств;<br>• навыками работы с лабораторными макетами аналоговых и цифровых устройств;<br>• практическими навыкам организации работы по разработке цифровых устройств. |
| **Хорошо (базовый уровень)** | • умеет применять знания в области элементной базы и схемотехники цифровых устройств;<br>• может описать процесс работы основных алгоритмов цифровой обработки сигналов. | • умеет моделировать и синтезировать сложные цифровые устройства. | • владеет навыками самостоятельной разработки и моделирования сложных цифровых устройств. |
| **Удовлетворительно (пороговый уровень)** | • дает определения основных понятий цифровой обработки | • способен моделировать и синтезировать простые цифровые уст- | • владеет навыками моделирования работы простых цифровых устройств. |



Согласована на портале № 10208

| | | | |
|---|---|---|---|
| | сигналов;<br>• разбирается в элементной базе и схемотехнике цифровых устройств. | ройства. | |

## 3. Типовые контрольные задания

Для реализации вышеперечисленных задач обучения используются следующие материалы: типовые контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков и (или) опыта деятельности, характеризующих этапы формирования компетенций в процессе освоения образовательной программы, в составе:

**1) Практические занятия:**

**Темы практических занятий:**

Практическое занятие № 1: Введение в ПЛИС.

Практическое занятие № 2: Цифровые логические схемы.

Практическое занятие № 3: Основные элементы и функции языка Verilog.

Практические занятия № 4: Операции с триггерами на языке Verilog.

Практическое занятие № 6: Мультиплексор, демультиплексор, дешифратор.

Практическое занятие № 7: Сдвиговые регистры.

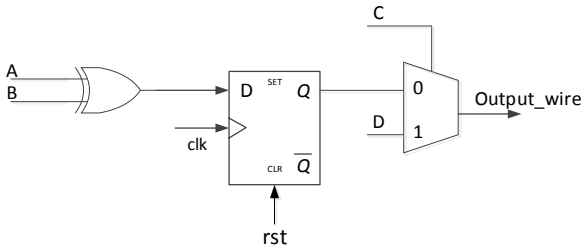
Практические занятия № 8: Инструмент моделирования Modelsim. Написание тестбенчей.

**2) Контрольная работа**

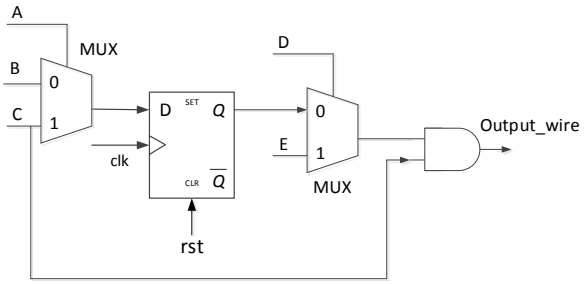
**Тема контрольной работы:** синтезировать схему на языке Verilog.

**Типовые задачи для контрольной работы:**

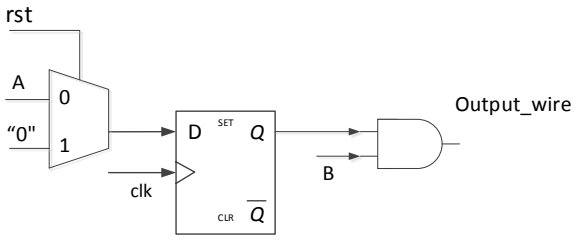
**Задача № 1**




**Задача № 2**



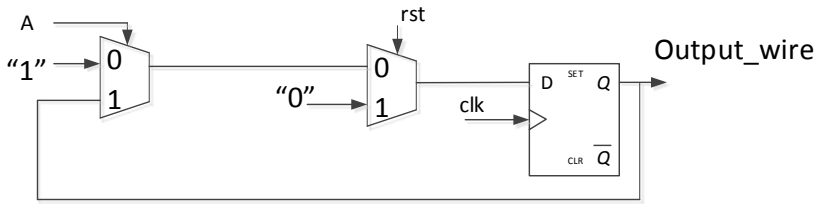

**Задача № 3**



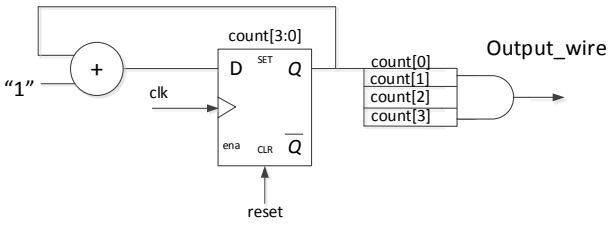

**Задача № 4**



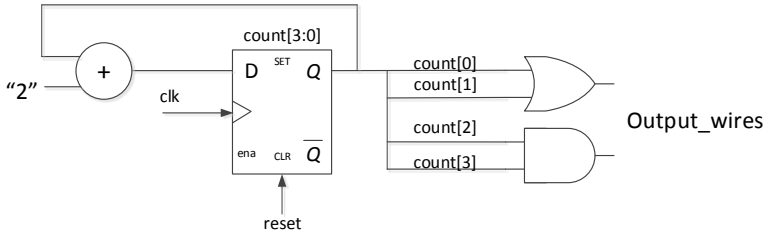
Согласована на портале № 10208



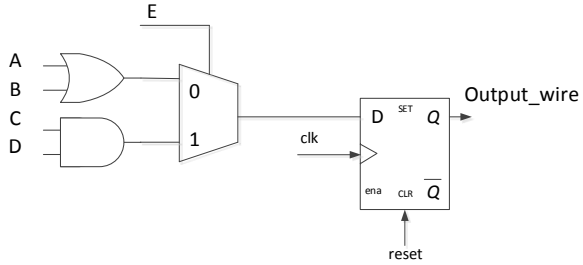

**Задача № 5**



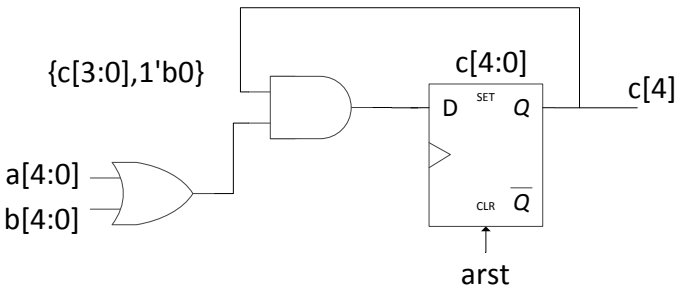

**Задача № 6**




**Задача № 7**




**Задача № 8**




**3) Лабораторные работы**

**Темы лабораторных работ:**

1. Создание проекта в Quartus II. Логические схемы.
2. Счетчики и делители частоты.
3. Машины конечных состояний (FSM).
4. Аналого-цифровой преобразователь.
5. Фильтр с конечной импульсной характеристикой.
6. Интерфейс SPI.
7. Акселерометр.

**4) Экзаменационные вопросы:**

1) Определение ПЛИС. Назначение и область использования. Основные параметры ПЛИС.



Согласована на портале № 10208

2) Базовые логические схемы И, ИЛИ, НЕ, RS-, синхронный RS- и D-триггер. Обозначение, описание принципов работы, таблицы истинности.

3) Устройство ПЛИС фирмы Altera.

4) Описание ПЛИС фирмы Altera. Семейства ПЛИС (Cyclone, Arria, Stratix, MAX), их назначения и типовые характеристики.

5) Описание ПЛИС других производителей (Xilinx, Lattice, отечественные ПЛИС).

6) Базовые понятия языка программирования Verilog: модуль, порты, типы данных. Примеры использования типов данных и портов, основные отличия.

7) Основные операторы языка программирования Verilog, представление целых и вещественных чисел. Примеры использования основных операторов.

8) Процедурный блок *always* и непрерывное описание *assign*, особенности и примеры использования. Блокирующее и неблокирующее присвоение.

9) Операторы *case* и *for*. Примеры использования.

10) Дать определение понятию «счетчик», область использования. Счетчик с синхронным сбросом, счётчик с асинхронным сбросом, счетчик с разрешением на счёт.

11) Мультиплексор и демультиплексор. Определение и пример использования.

12) Машина конечных состояний. Определение, назначение, пример.

13) Постоянное и оперативное запоминающее устройство, работа с памятью в ПЛИС. Пример описания на языке Verilog.

14) Функциональное моделирование. Какие задачи решаются в процессе моделирования? Описание программ для функционального моделирования.

15) Определение и назначение тестового модуля. Пример тестового модуля для любого простого проекта. Операторы ввода/вывода данных. Операторы цикла (*forever*, *repeat*).

16) Определение функций и задач, их свойства и отличия, примеры использования.

17) Дайте определение интерфейсу передачи данных. Какие интерфейсы передачи данных бывают? Их отличия и область использования. Особенности реализации различных интерфейсов передачи данных на ПЛИС.

18) Последовательный периферийный интерфейс передачи данных (SPI). Четыре режима работы SPI интерфейса. Реализация SPI интерфейса на языке Verilog.

19) Определение IP-ядер. Отличие программных и аппаратных IP-ядер. Какие IP-ядра вы знаете?

20) Дайте определения цифровой обработки сигналов (ЦОС) и цифрового сигнала. Назначение ЦОС. Особенности использования ЦОС на ПЛИС.

21) Фильтр с конечной импульсной характеристикой (КИХ). Описание КИХ фильтра в виде структурной схемы и на языке Verilog.

22) Каскадный интегрально-гребенчатый фильтр (CIC). Описание CIC фильтра в виде структурной схемы и на языке Verilog.

23) Определение программного процессора NIOS II его характерные особенности, основные преимущества перед решением «ПЛИС + микроконтроллер».

24) Определение Altera System-On-Chip (SOC), основные отличия от программных процессоров, архитектура и типовые характеристики.

25) Варианты конфигурации ПЛИС. Описание основных видов конфигурации ПЛИС (пассивная и активная конфигурация) и JTAG.

26) Оценка производительности ПЛИС. Отличие реальной и максимальной производительности. Условия достижения максимальной производительности. Время удержания и время предустановки.

27) Назначение и возможности *TimeQuest Time Analyzer*. Понятие временных ограничений (*constraints*). Назначение основных временных ограничений (частота тактового сигнала, мультициклы (multicycle), запрет на анализ пути).



Согласована на портале № 10208

28) Основные типы корпусов ПЛИС, их преимущества и недостатки.
29) Организация схемы питания ПЛИС. Что такое PowerPlay Early Power Estimator? Какие основные стандарты портов ввода/вывода поддерживает ПЛИС?
30) Базовые понятия языка программирования VHDL: модуль (интерфейс и структура модуля), порты, типы данных. Привести пример.
31) Основные операторы языка программирования VHDL, представление чисел. Привести пример.
32) Описание триггера, триггера с синхронным и асинхронным сбросом на языке VHDL.

## 4. Учебно-методическое и информационное обеспечение дисциплины:

### 4.1 Основная литература

1) Стешенко В.Б. ПЛИС фирмы Altera: элементная база, система проектирования и языки описания аппаратуры. - М.: ДМК Пресс, 2010. - 573 с. [Электронный ресурс], Режим доступа: http://e.lanbook.com/book/60976.

### 4.2 Дополнительная литература

1) Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы XILINX® / В. Ю. Зотов. - М.: Горячая линия-Телеком, 2006. - 519[1] с. [41 экз.].

2) Цифровая схемотехника: Учебное пособие для вузов / Е. П. Угрюмов. - 2-е изд., перераб. и доп. - СПб.: БХВ-Петербург, 2004. - 782[6] с. [20 экз.].

### 4.3 Учебно-методические пособия и программное обеспечение

1) Программирование логических интегральных схем: Методические указания к лабораторным работам / Крюков Я. В., Эрдынеев Ж. Т., Покаместов Д. А. – 2014, 51 с. [Электронный ресурс], Режим доступа: http://edu.tusur.ru/training/publications/3898.

2) Программирование логических интегральных схем: Методические указания по проведению практических занятий и организации самостоятельной работы / Покаместов Д. А., Крюков Я. В., Эрдынеев Ж. Т. – 2014, 77 с. [Электронный ресурс], Режим доступа: http://edu.tusur.ru/training/publications/3901.

3) Методические указания к лабораторной работе No8 «Цифровой акселерометр»: Учебно-методическое пособие по дисциплине «Программирование логических интегральных схем» / Абраменко А. Ю., Евсеев А. А. – 2016, 9 с. [Электронный ресурс], Режим доступа: https://edu.tusur.ru/training/publications/6052

Для обеспечения дисциплины используются следующее программное обеспечение:

1) Altera Quartus II или Quartus Prime
2) ModelSim
3) MatLab или Scilab



Согласована на портале № 10208

## 5. Материально-техническое обеспечение дисциплины:

Аудитории 309, 314а, 314б и 318 кафедры ТОР оснащены персональными компьютерами и необходимым программным обеспечением для проведения лабораторных работ и практических занятий, имеются отладочные платы DE0-NANO на базе ПЛИС Cyclone IV.

## 6. Методические рекомендации по организации изучения дисциплины (по усмотрению разработчика программы).



Согласована на портале № 10208